



life.augmented



STM32WL LoRa, Sigfox, wM-BUS 지원 Sub-Ghz 무선 MCU

이현명 차장 (Scott LEE)



1 STM32WL MCU

2 RF peripheral

3 LoRa 애플리케이션

4 SigFox 애플리케이션

5 FSK 애플리케이션

STM32WL MCU





STM32 MCU wireless series

More than 60,000 customers

Over 6 billion STM32 shipped since 2007

 High Perf MCUs

STM32F2
398 CoreMark
120 MHz

STM32F4
608 CoreMark
180 MHz

STM32H7
Up to 3224 CoreMark
240 MHz Cortex -M4
Up to 550 MHz Cortex -M7

STM32F7
1082 CoreMark
216 MHz

 Mainstream MCUs

STM32F0
106 CoreMark
48 MHz

STM32G0
142 CoreMark
64 MHz

STM32F1
177 CoreMark
72 MHz

STM32F3
245 CoreMark
72 MHz

STM32G4
550 CoreMark
170 MHz

 Ultra-low Power MCUs

STM32L0
75 CoreMark
32 MHz

STM32L1
93 CoreMark
32 MHz

STM32L5
443 CoreMark
110 MHz

STM32L4
273 CoreMark
80 MHz

STM32L4+
409 CoreMark
120 MHz

 Wireless MCUs

STM32WL
162 CoreMark
48 MHz

STM32WB
216 CoreMark
64 MHz



Arm® Cortex® core

-M0

-M0+

-M3

-M33

-M4

-M7

 Optimized for mixed-signal applications

 Dual-core architecture: Cortex-M4 and M0+



STM32WL5x Line - a rich feature set

Dual-core and enhanced security

Control	Arm® Cortex®-M4 DSP 48 MHz	Memory
Power supply 1.8 to 3.6 V w/ DCDC+ LDO POR/PDR/PVD/BOR	Nested vector interrupt controller (NVIC)	Up to 256-Kbyte Flash
Crystal oscillators 32 MHz (Radio + HSE) 32.768 KHz (LSE)	Memory protected unit (MPU)	Up to 64-Kbyte SRAM
Internal RC oscillators 32,768 KHz + 16 MHz + 48 MHz ± 1% acc. over V and T(°C)	JTAG/SW debug	CM4 or CM0 Boot Lock
RTC/AWU/CSS	ART Accelerator™	Boot loader
PLL	AHB Bus matrix	Hide protect
SysTick timer	2x DMA 7 channels	
2 watchdogs (WWDG/IWDG)	Radio	Timers
43 GPIOs	LoRa®, (G)FSK, (G)MSK, BPSK	1 x 32-bit timer
Cyclic redundancy check	+15dBm & +22dBm Power Outputs -148 dBm sensitivity (LoRa)	3x 16-bit timers 3x ULP 16-bit timers
Voltage scaling (2 modes)	150 MHz to 960 MHz	Analog
		1x 12-bit ADC SAR 2.5 Msps
		12-bit DAC
		2x ULP comparators
		Temperature sensor
Security	Arm® Cortex®-M0+ 48 MHz	Connectivity
AES 256-bit + TRNG + PCROP	Nested vector interrupt controller (NVIC)	2x SPI, 3x I2C
Tamper detection	Memory protected unit (MPU)	2x USART LIN, smartcard, IrDA, Modem control
Secure Areas	SW debug	1x ULP UART
Secure FW Install		
Debug control		
Boot Selection		
Secure Sub-GHz, MAC Layer, SFI		
Key Management Services		

KEY FEATURES

- Arm® Cortex®-M4 & DSP up to 48 MHz
- Up to 256 KB Flash and 64 KB SRAM
- Arm® Cortex®-M0+ up to 48 MHz
- **Sub-GHz Radio**
 - Multi-modulation: LoRa, (G)FSK, (G)MSK, (D)BPSK
 - 2 embedded power amplifiers:
 - 1 output up to +15 dBm
 - 1 output up to +22 dBm
 - LoRa RX sensitivity: -148 dBm (SF12, BW=10.4kHz)
 - RX: 4.82mA and TX: 15mA (at 10dBm) / 87mA (at 20dBm) [3.3V]
- **Ultra-Low Power consumption**
 - < 71µA/MHz Active mode (3V - RF OFF)
 - 1 µA Stop2 mode with RAM retention
 - 390 nA Standby mode with RTC
 - 31 nA Shutdown mode
- **Peripherals**
 - 3xI²C, 2xUSART, 1xLP-UART, 2xSPI
 - 7x timers + 2x ULP Comparators
- **Advanced security features**
 - 1.8 to 3.6V voltage range (DC/DC, LDO)
 - -40 to up to +105°C temperature range



-> Packages: QFN48, BGA73

STM32WLEx Line - a rich feature set

Control	Arm® Cortex®-M4 DSP 48 MHz	Memory
Power supply 1.8 to 3.6 V w/ DCDC+ LDO POR/PDR/PVD/BOR	Nested vector interrupt controller (NVIC)	Up to 256-Kbyte Flash
Crystal oscillators 32 MHz (Radio + HSE) 32.768 KHz (LSE)	Memory protected unit (MPU)	Up to 64-Kbyte SRAM
Internal RC oscillators 32,768 KHz + 16 MHz + 48 MHz ± 1% acc. over V and T(°C)	JTAG/SW debug	Boot Lock
RTC/AWU/CSS	ART Accelerator™	Boot loader
PLL	AHB Bus matrix	
SysTick timer	2x DMA 7 channels	Timers
2 watchdogs (WWDG/IWDG)	Radio	1 x 32-bit timer
43 GPIOs	LoRa®, (G)FSK, (G)MSK, BPSK	3x 16-bit timers 3x ULP 16-bit timers
Cyclic redundancy check	+15dBm & +22dBm Power Outputs -148 dBm sensitivity (LoRa)	Analog
Voltage scaling (2 modes)	150 MHz to 960 MHz	1x 12-bit ADC SAR 2.5 Msps
Security		12-bit DAC
AES 256-bit + TRNG + PCROP		2x ULP comparators
Tamper detection		Temperature sensor
		Connectivity
		2x SPI, 3x I2C
		2x USART LIN, smartcard, IrDA, Modem control
		1x ULP UART

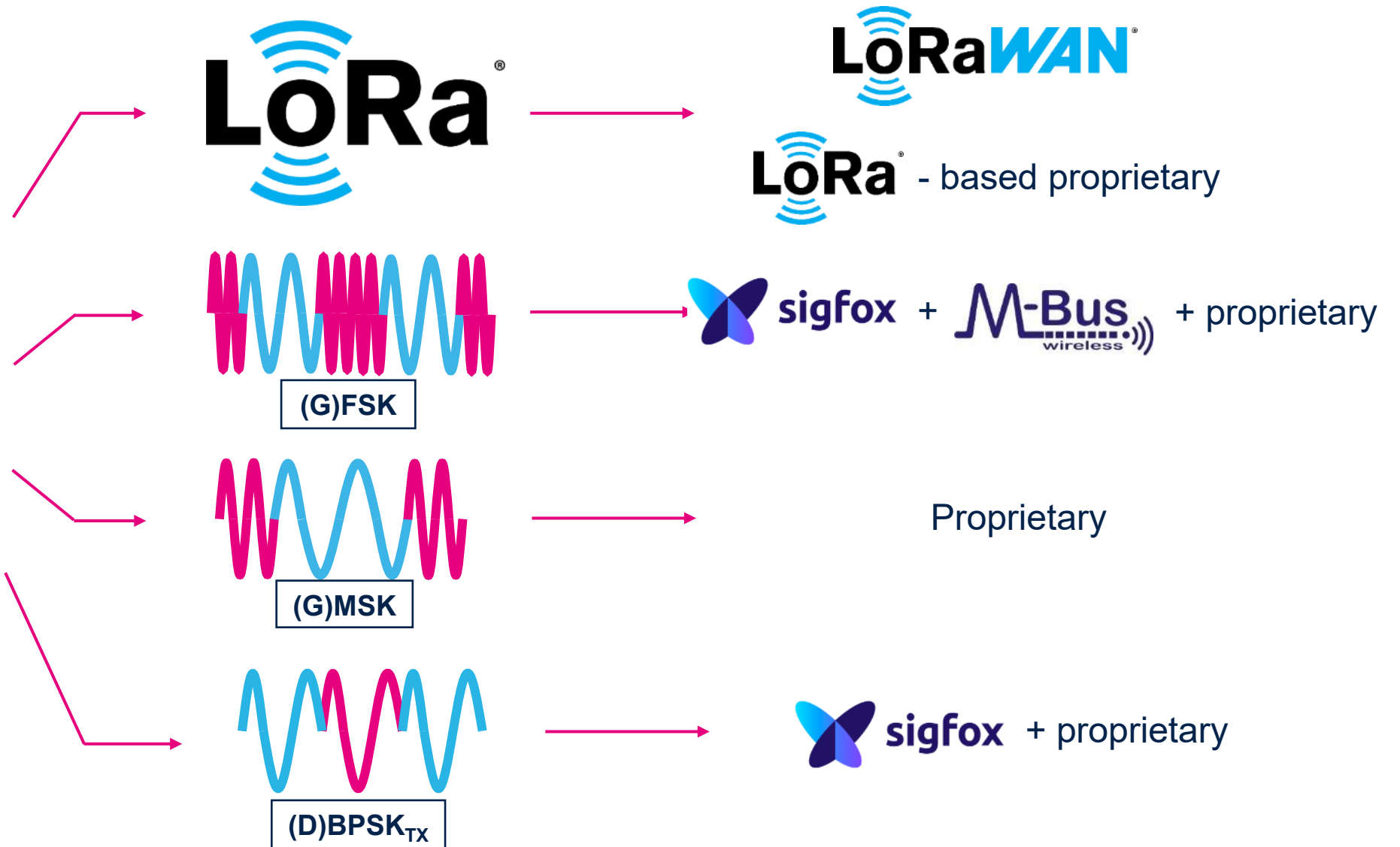
KEY FEATURES

- Arm® Cortex®-M4 & DSP up to 48 MHz
- Up to 256 KB Flash and 64 KB SRAM
- **Sub-GHz Radio**
 - Multi-modulation: LoRa, (G)FSK, (G)MSK, (D)BPSK
 - 2 embedded power amplifiers:
 - 1 output up to +15 dBm
 - 1 output up to +22 dBm
 - LoRa RX sensitivity: -148 dBm (SF12, BW=10.4kHz)
 - RX: 4.82mA and TX: 15mA (at 10dBm) / 87mA (at 20dBm) [3.3V]
- **Ultra-Low Power consumption**
 - < 71µA/MHz Active mode (3V - RF OFF)
 - 1 µA Stop2 mode with RAM retention
 - 390 nA Standby mode with RTC
 - 31 nA Shutdown mode
- **Peripherals**
 - 3xI²C, 2xUSART, 1xLP-UART, 2xSPI
 - 7x timers + 2x ULP Comparators
- 1.8 to 3.6V voltage range (DC/DC, LDO)
- -40 to up to +105°C temperature range

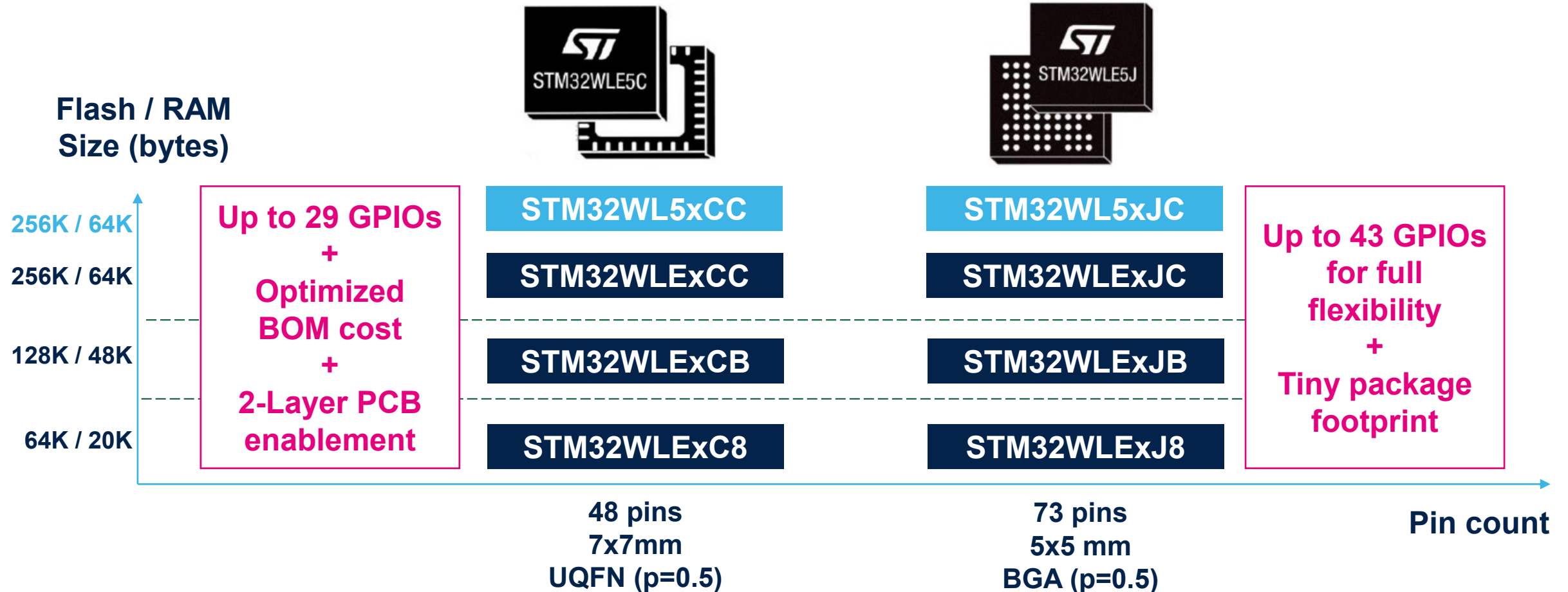


-> Packages: QFN48, BGA73

4 Modulations - many protocols



STM32WL Sub-GHz - portfolio



 **Dual core**

 **Single core**

Note:

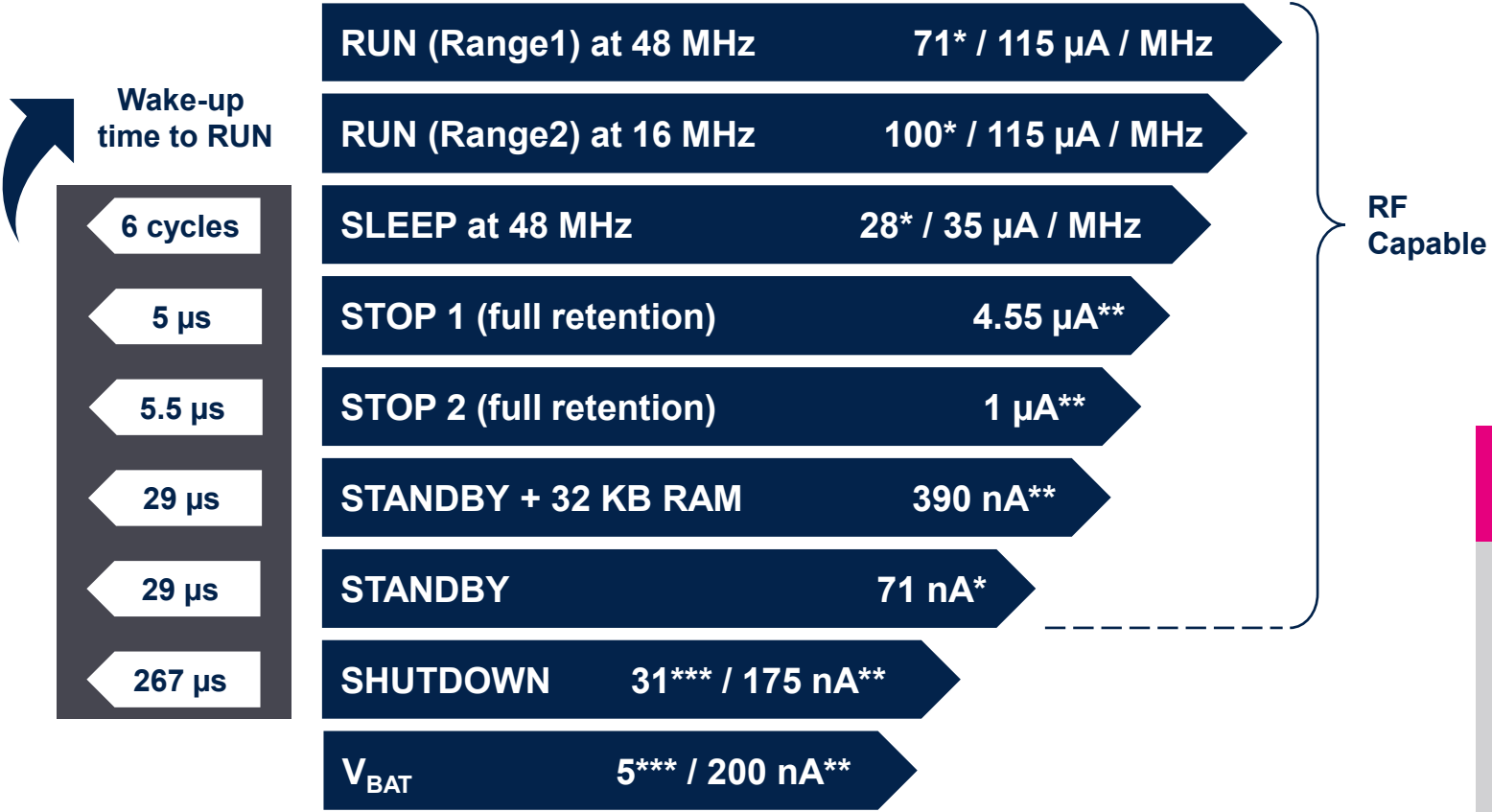
x = 5 all modulations available

x = 4 all modulations available except LoRa

Flexible power scheme

Flex Power Control

Typ with LDO @ $V_{DD} = 3\text{ V}$ @ $25\text{ }^\circ\text{C}$



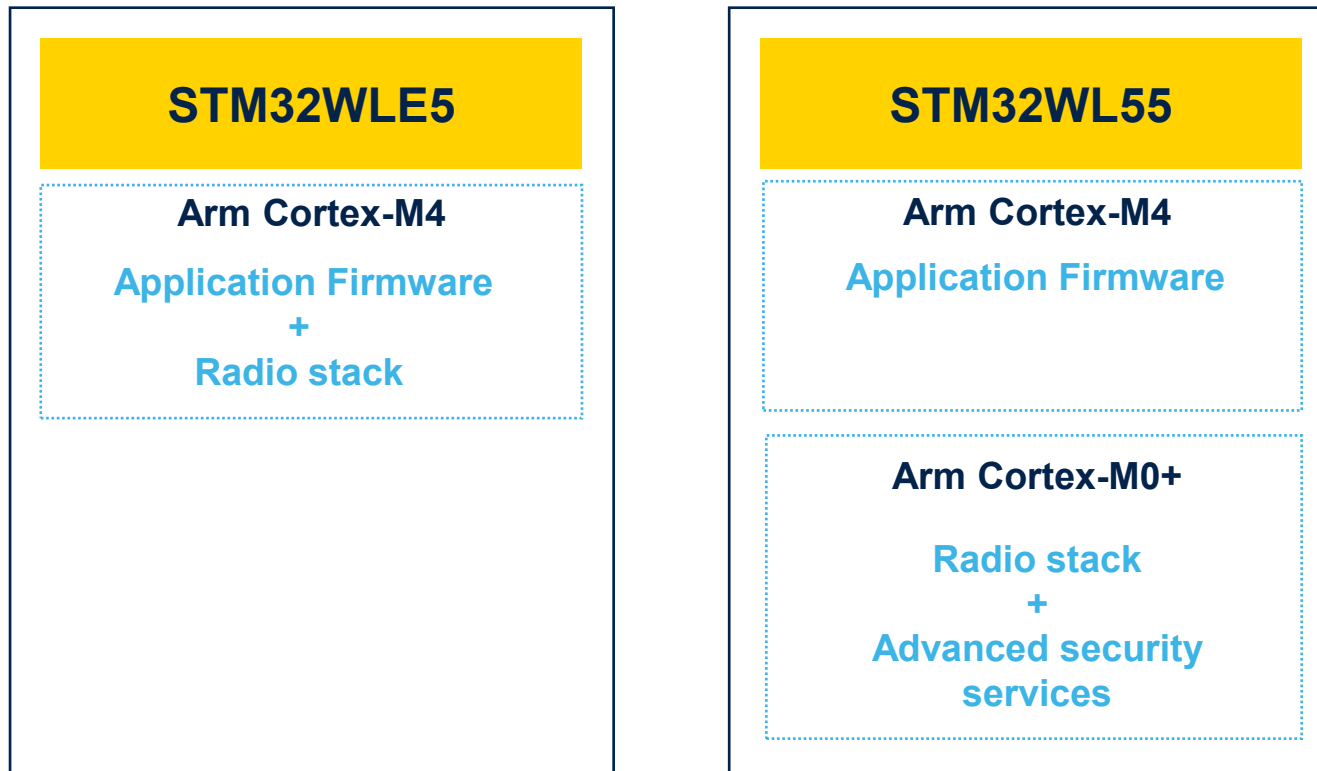
* Typical values with SMPS, RF OFF
 ** with RTC on LSE Bypass
 *** All OFF

Benchmark scores

- High Efficiency
 - CoreMark score = 162
- Ultra Low-Power Platform
 - ULPBbench score \approx 204

LoRaWAN - Chips & stacks delivery model

Open chips, takeaway stacks



Certified LoRaWAN stack

- Open stack
- Available from st.com/STM32CubeWL

Open platform

Enjoy Sigfox wherever you are

An open SoC for a global network



sigfox

STM32WLE5

Arm Cortex-M4
Application Firmware
+
Radio stack

STM32WL55

Arm Cortex-M4
Application Firmware

Arm Cortex-M0+
Radio stack
+
Advanced security
services

**Certified stack from RC1 to RC7
+ Monarch certified!**

- Open stack
- Available from st.com/STM32CubeWL

Open platform

STM32WL and wM-BUS

STM32WL is ideal for smart metering applications

STACKFORCE
embedded.connectivity.solutions

STM32 Partner



Please contact Stackforce Sales Office to get wM-BUS stack for STM32WL

Development materials

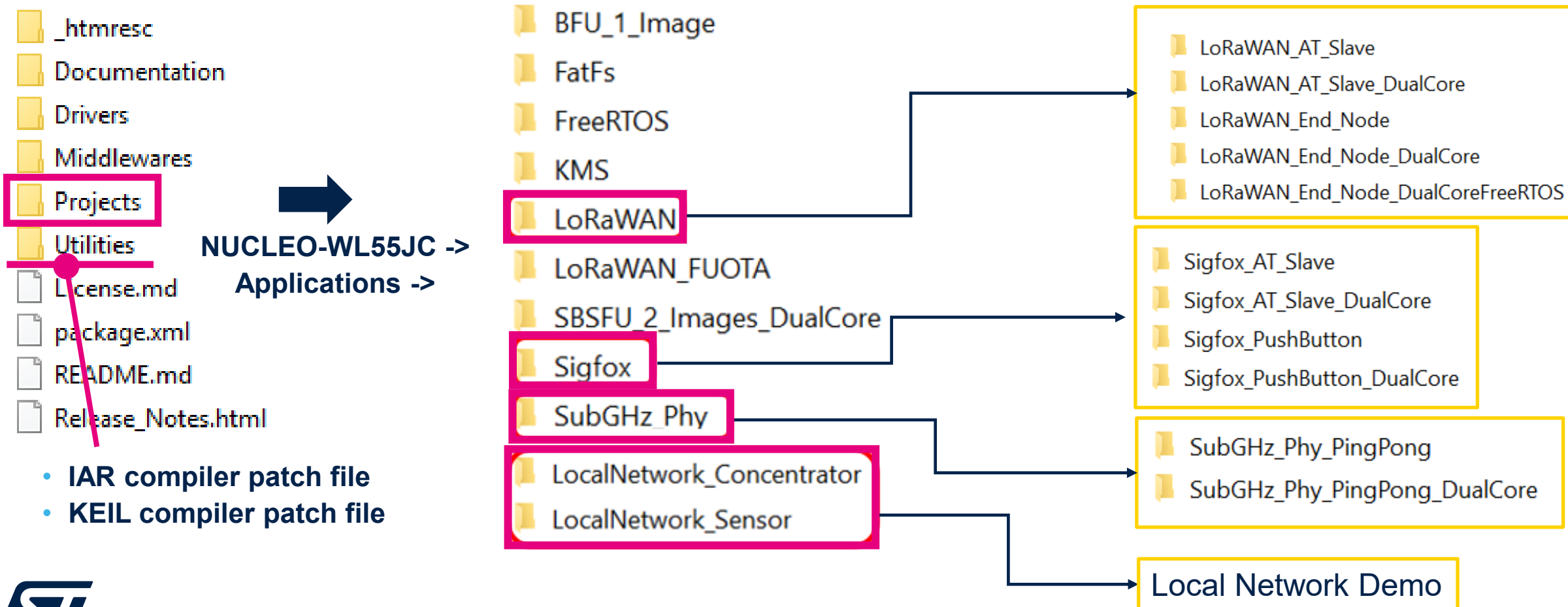
- STM32WL 디바이스 온라인 교육
 - https://www.st.com/content/st_com/en/support/learning/stm32-education/stm32-online-training/stm32wl-online-training.html
 - <https://www.youtube.com/playlist?list=PLnMKNibPkDnGnd25b995A5xzV7gUnC1NP>
 - https://wiki.st.com/stm32mcu/wiki/Main_Page
- 레퍼런스 보드 (NUCLEO-WL55JC)
 - <https://www.st.com/en/evaluation-tools/nucleo-wl55jc.html>
 - High band 회로도 (mb1389-wl55jc-highband-d04_schematic.pdf)
 - Low band 회로도 (mb1389-wl55jc-lowband-d04_schematic.pdf)
 - BOM 리스트 (mb1389_bom.zip)
 - Board design project 거버 파일 (mb1389_bdp.zip)

Development materials

- 애플리케이션 노트
 - RF 관련
 - Optimized RF board layout for STM32WL Series (AN5407)
 - RF matching network design guide for STM32WL Series (AN5457)
 - 저전력 관리
 - Ultra-low-power features of STM32WL Series microcontrollers (AN5568)
 - STM32WL Cube 펌웨어 개발
 - Getting started with STM32CubeWL for STM32WL Series (UM2643)
 - STM32Cube MCU Package examples for STM32WL Series (AN5409)
 - STM32CubeWL Nucleo demonstration firmware (UM2786)
 - STM32WL LoRa, Sigfox 애플리케이션 개발
 - How to build a LoRa[®] application with STM32CubeWL (AN5406)
 - How to build a Sigfox[™] application with STM32CubeWL (AN5480)
 - LoRaWAN[®] AT commands for STM32CubeWL (AN5481)

Development materials

- 예제코드와 어플리케이션 코드 (STM32Cube_FW_WL_V1.0.0)



- IAR compiler patch file
- KEIL compiler patch file

Development materials

- RF 테스트

- RF certification process for NUCLEO-WL55JC (AN5566)

- https://wiki.st.com/stm32mcu/wiki/STM32CubeMonitor:Wireless_Long_Range_RF_Test#Description_of_STM32_long-range_wireless_RF_test

- STM32CubeMonitor PC software

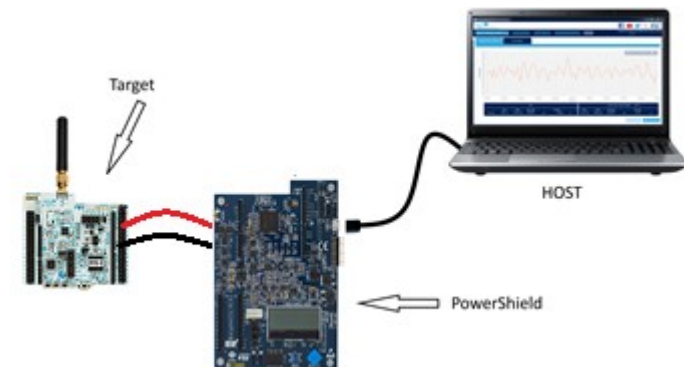
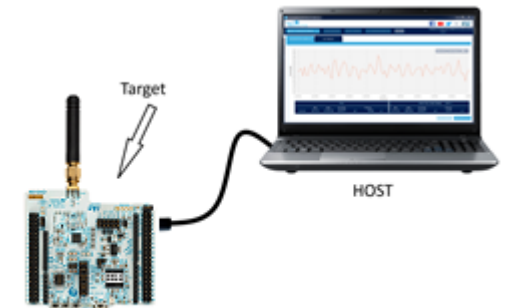
- Sub-GHz RF 테스트 기능 지원 (DUT = AT Slave 사용자 펌웨어)

- <https://www.st.com/en/development-tools/stm32cubemonitor.html>

- STM32CubeMonitor-Power PC software

- X-NUCLEO-LPM01A 보드 또는 STM32L562E-DK discovery kit 필요

- <https://www.st.com/en/development-tools/stm32cubemonpwr.html>



Development materials

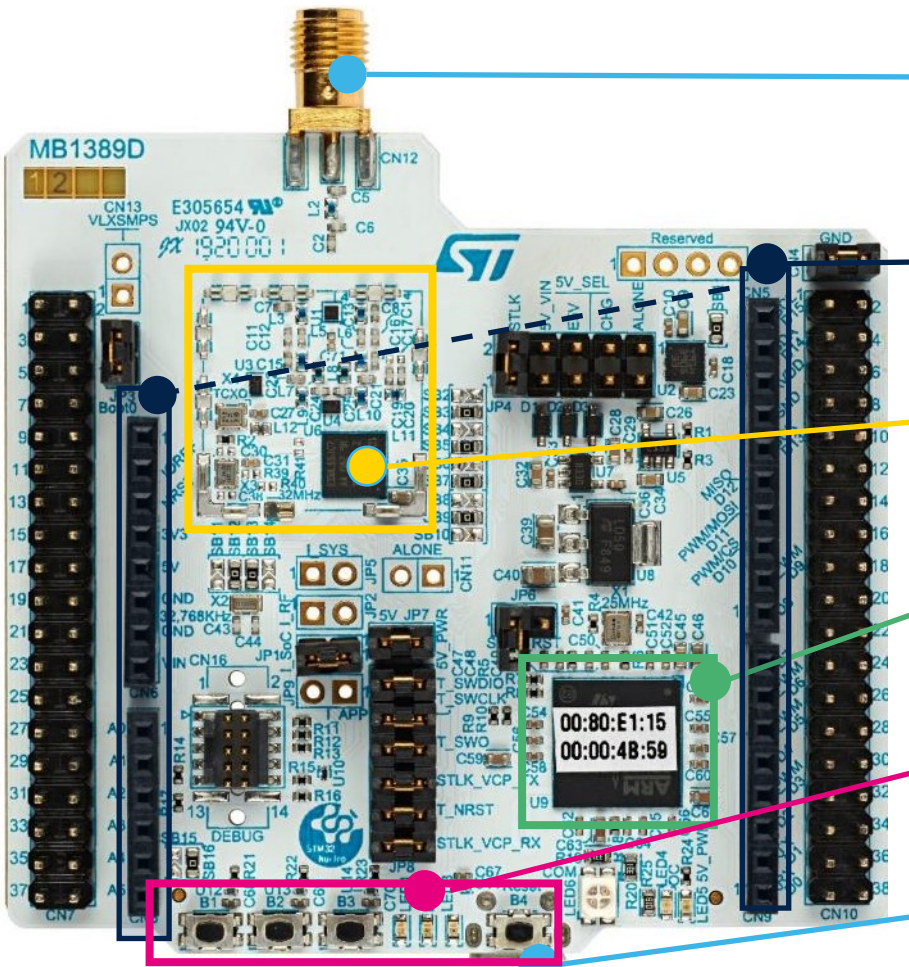
Main Features

NUCLEO-WL55JC1

868/915/923 MHz

NUCLEO-WL55JC2

433/470 MHz



SMA Antenna connector

Arduino™ extension connectors :
easy access to add-ons

STM32WL
(under a metallic shield)

Integrated ST-LINK/V3:
mass storage device flash programming

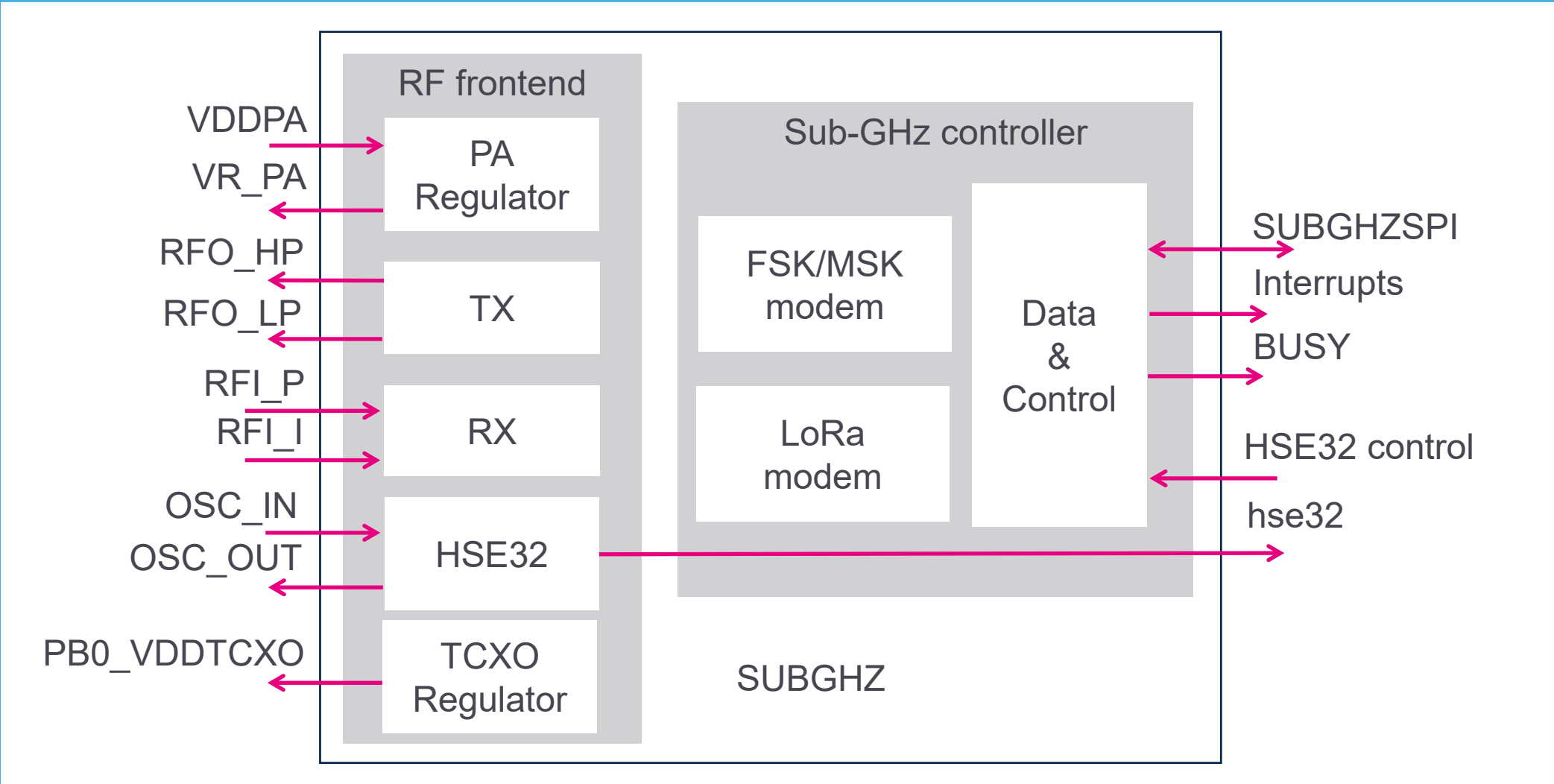
4 push buttons, 3 color LEDs,
Jumper settings

Flexible board power supply :
through USB or external source

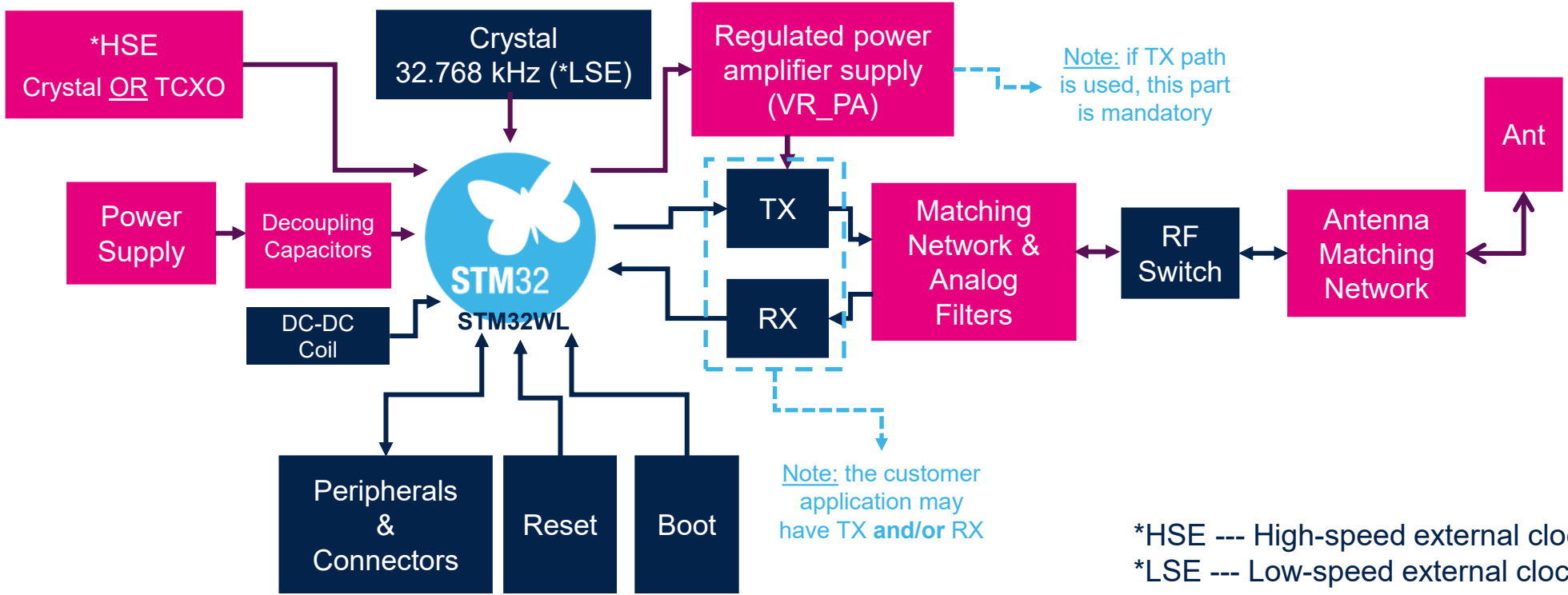
RF Peripheral



Sub-GHz peripheral



Simplified application

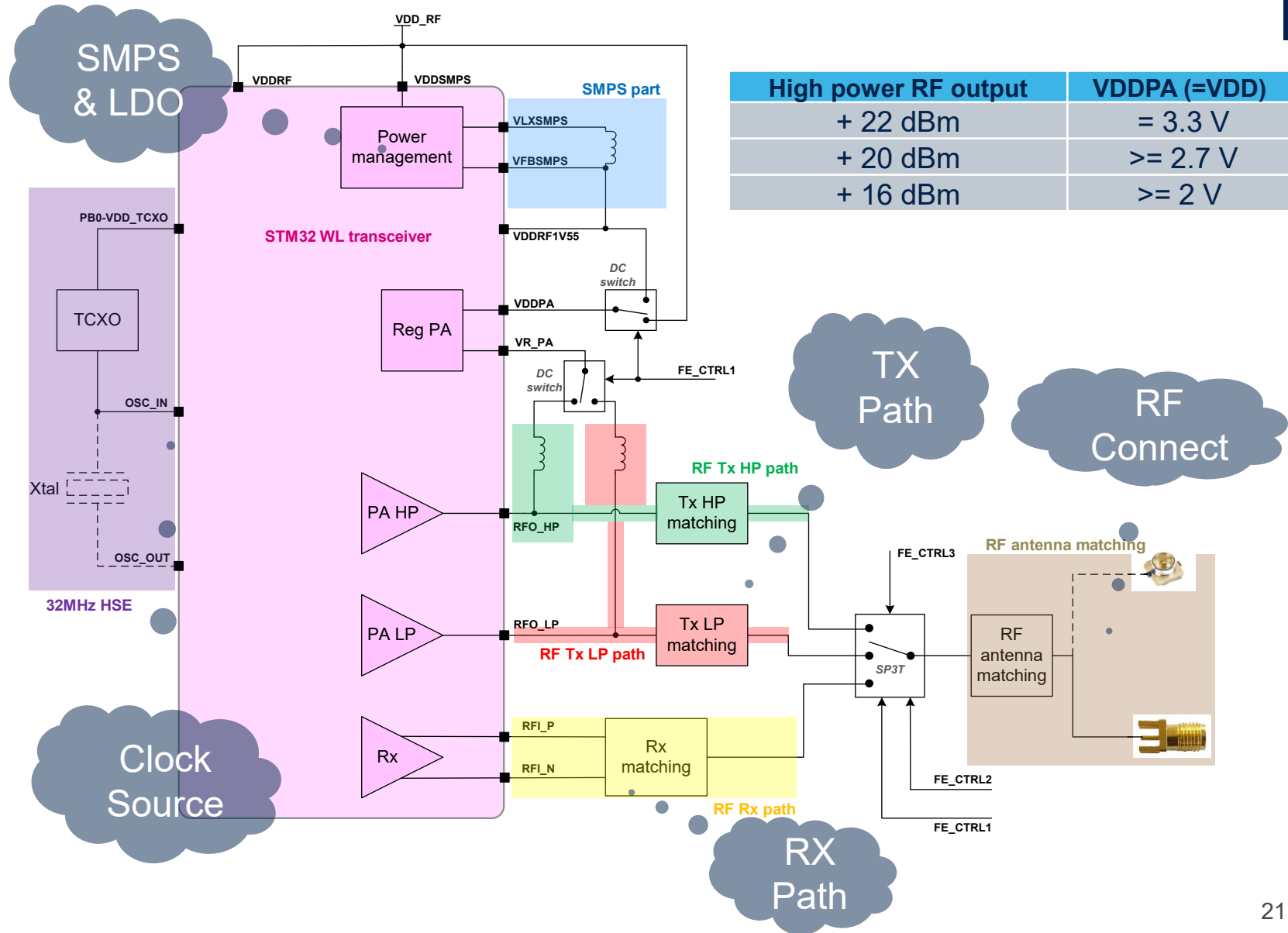


*HSE --- High-speed external clock
 *LSE --- Low-speed external clock

- ❖ Colors Description
 - Mandatory for STM32WL
 - Depends on customer application

Radio TX/RX 선로 구성

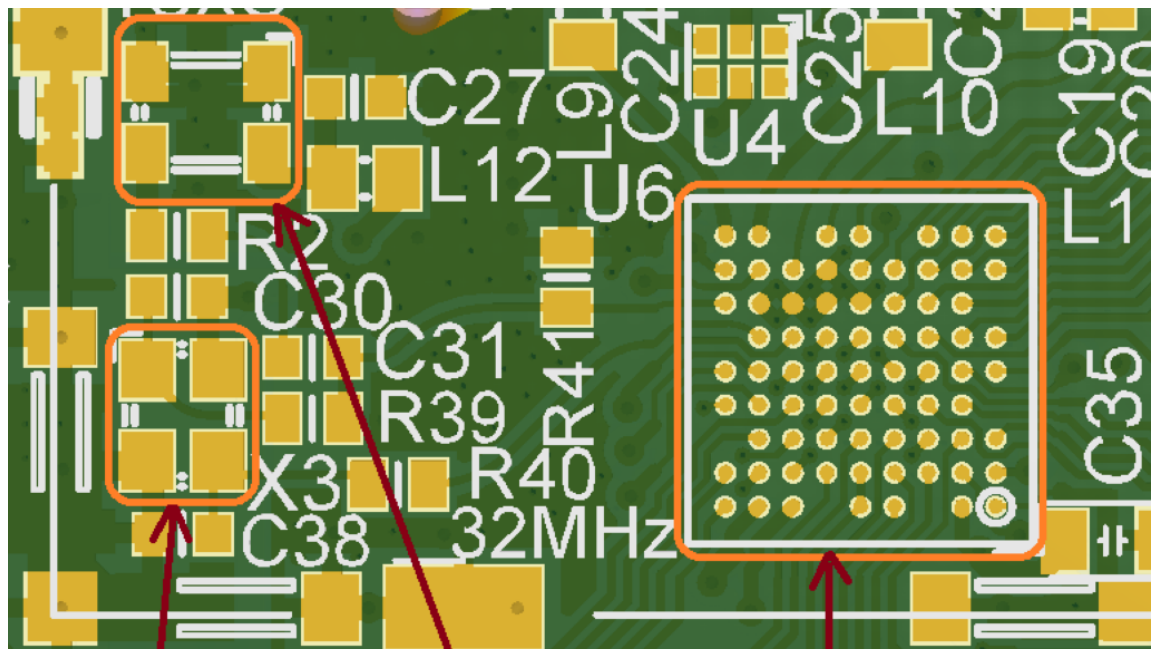
- High power TX output
 - VDDPA 입력 = VDD(SMPS)
 - TX 핀 = RFO_HP
 - 최대 +22 dBm
- Low power TX output
 - VDDPA 입력 = VDDRF1V55
 - TX 핀 = RFO_LP
 - 최대 +15 dBm
- RFO_HP 또는 RFO_LP 하나만 사용하는 경우
 - SP3T 를 SP2T 로 변경
- Differential RX input
 - RFI_P 와 RFI_N
 - 외부에 balun 또는 CLC lumped element 구성



32 MHz Crystal & TCXO Layout 주의 사항

- STM32WL 에 Crystal / TCXO 근접 배치 금지 (열 전도로 인한 주파수 drift 방지)
- STM32WL 과 Crystal 사이 일정 구간 thermal barrier (PCB 전층에 배선, copper pour 금지) 배치
- Crystal / TCXO 아래로 신호 배선 금지
- STM32WL BGA 패키지 제품은 Crystal 대신 TCXO 사용 권장

Thermal barrier



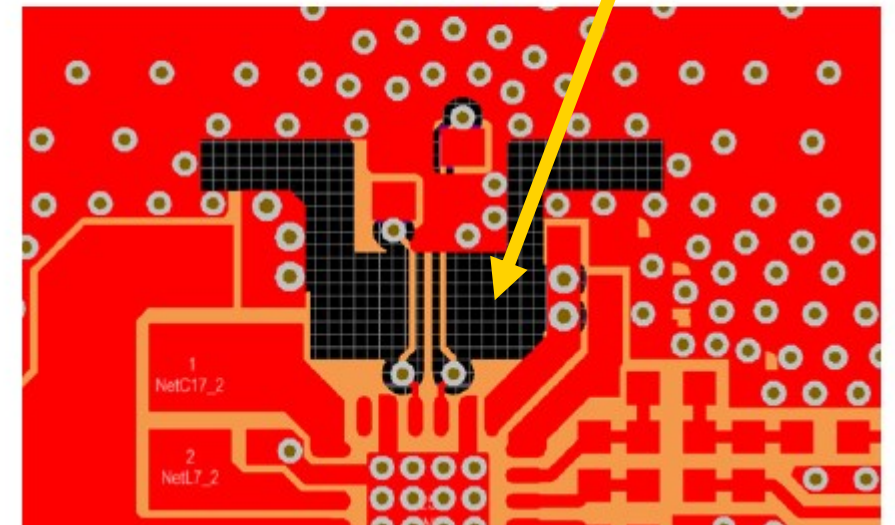
CRYSTAL

TCXO

STM32WL

4.3 PCB Solutions to Reduce Frequency Drift

A careful PCB design allows reducing the heat transfer between the STM3261/2 and the crystal oscillator, as shown below:



Sub-GHz peripheral operation modes

- Startup

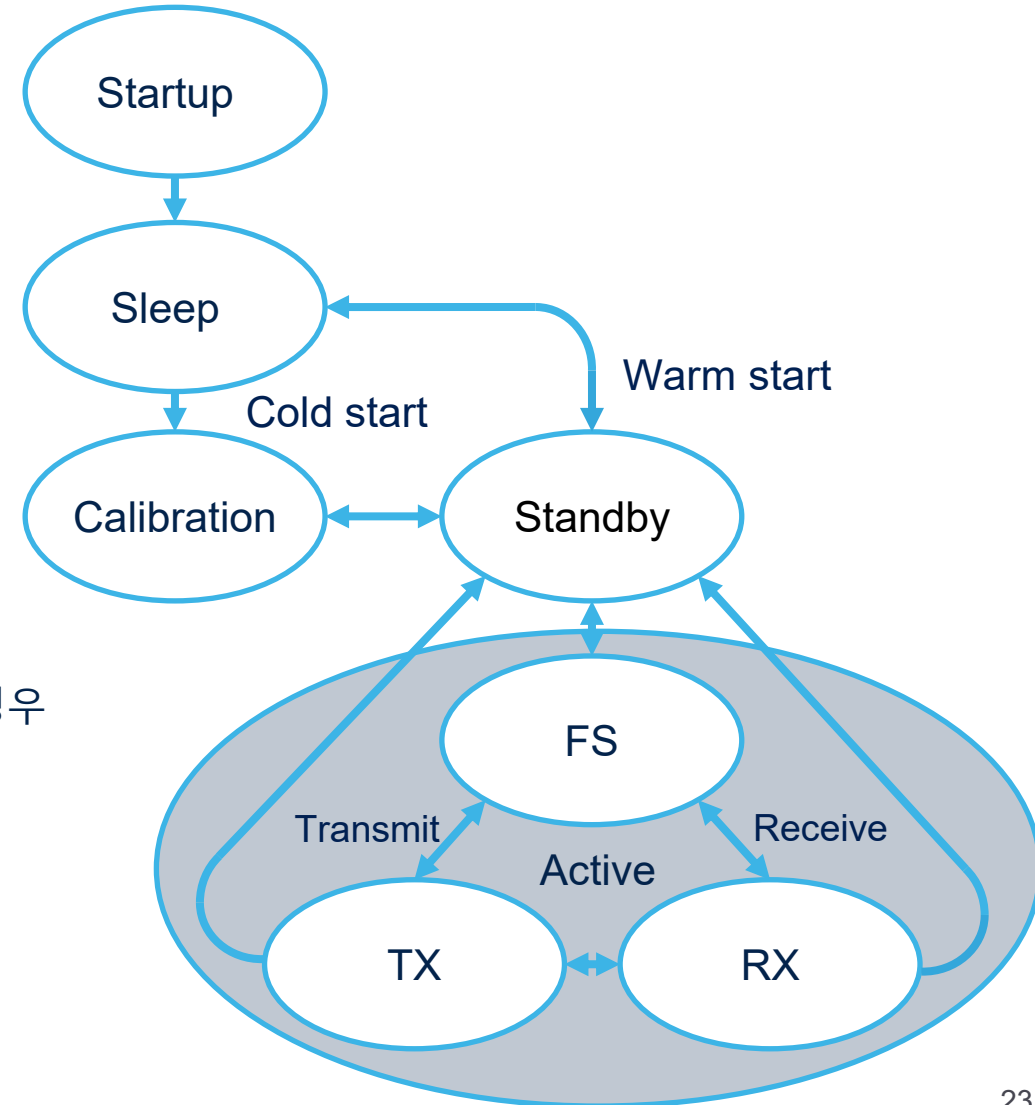
- 리셋 이후 전원/클럭 안정화 대기 상태
- 안정화 완료 시 Sleep 모드로 자동 전환

- Sleep

- Sub-GHz 의 라디오와 클럭이 꺼져 있는 저전력 상태
- RC 64K 와 RF-RTC 타이머만 옵션으로 ON 가능
- 아래 이벤트 발생시 Calibration 또는 Standby 로 이동
 - SUBGHZSPI NSS low active 신호 입력 시
 - RF-RTC 타임 아웃 발생 시
- Calibration 으로 이동하는 경우
 - POR 리셋이 발생해서 Sleep 으로 온 경우
 - Standby 에서 Sleep으로 커맨드로 전환할 때 인자가 cold start 였던 경우

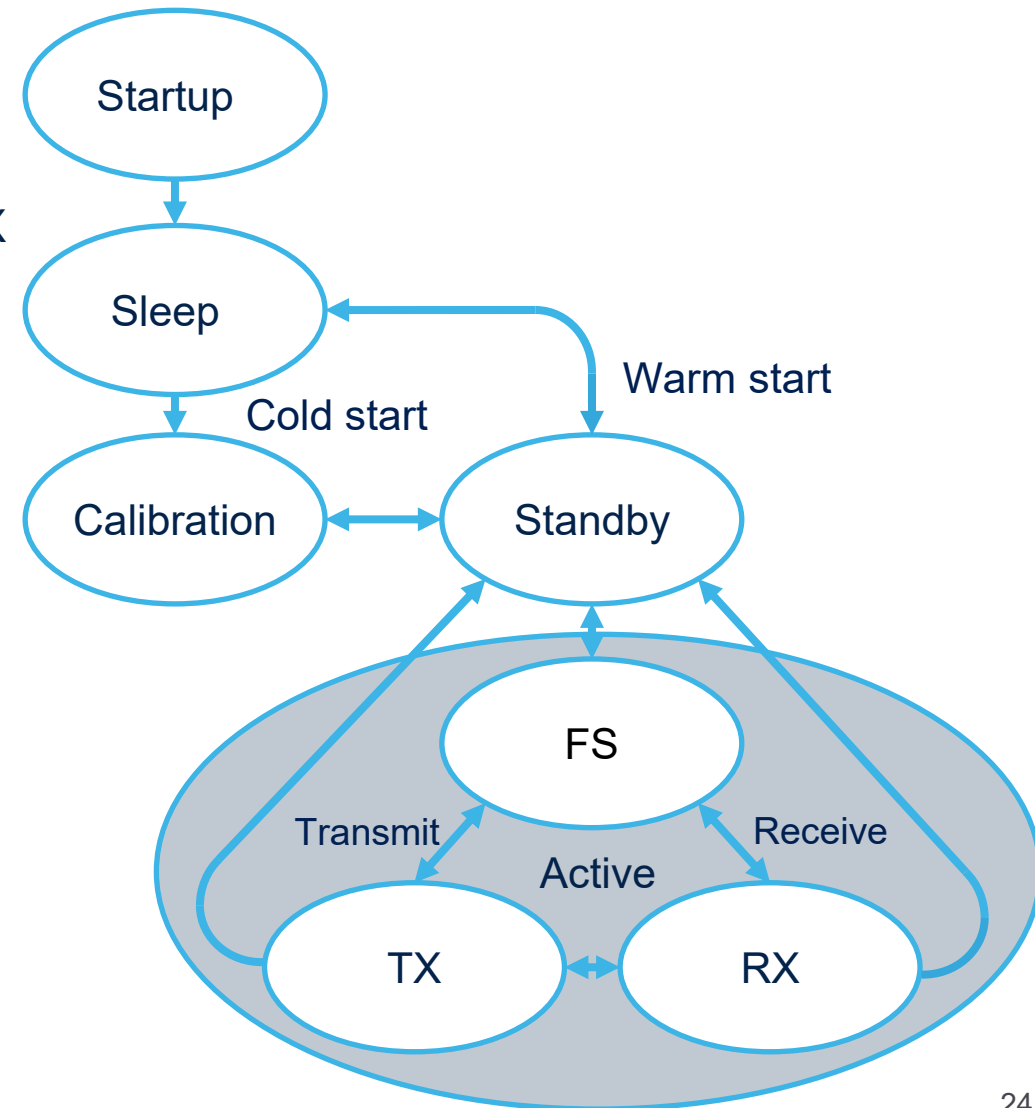
- Calibration

- 아래 항목 calibration 완료 후 Standby 로 전환
 - RC 64K, RC 13M, RF-PLL 클럭
 - RF-RX ADC
 - Image (RX mode with defined tone)



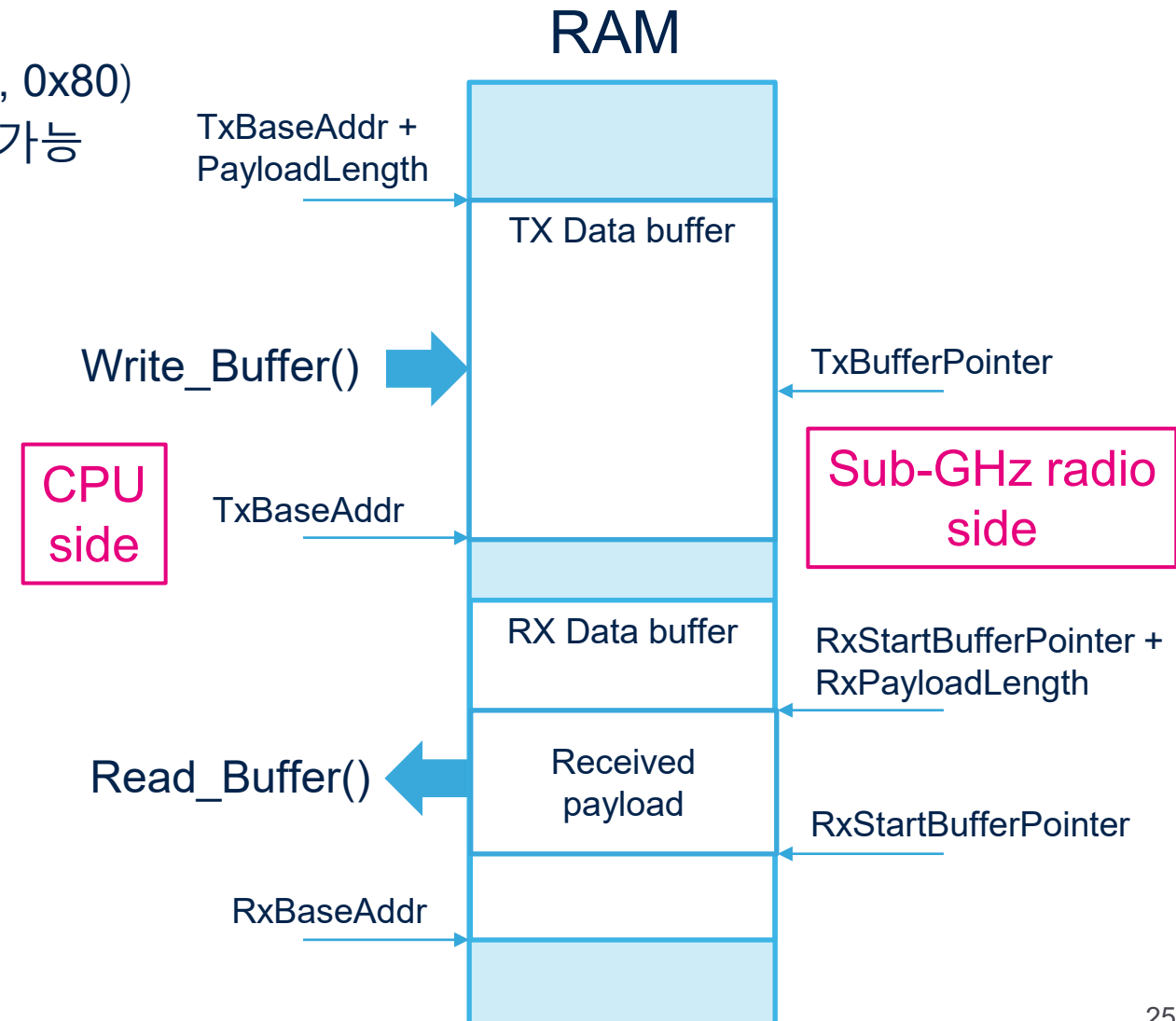
Sub-GHz peripheral operation modes

- Standby
 - SUBGHZSPI 데이터 통신 가능
 - 각종 RF 파라미터 설정이 필요한 상태
 - 커맨드로 TX 또는 RX 요청을 하면 FS 를 거쳤다가 자동으로 TX 또는 RX 로 전환
- FS (Frequency Synthesis)
 - TX 또는 RX 주파수로 PLL 을 LOCK
- TX
 - PA (Power amplifier) ramping-up
 - 데이터를 전송하고 Standby 모드로 자동 복귀
 - Single transmit, Single transmit with timeout 모드
- RX
 - ADC 를 ON 하고 IF (intermediate frequency) 주파수로 수신
 - Continuous receive, Single receive, Single receive with timeout, Listen 모드



Sub-GHz peripheral data buffer

- Peripheral 내부 전용 256 bytes RAM
 - RxBaseAddr, TxBaseAddr 변경 가능 (디폴트 0x0, 0x80)
 - RX 와 TX 교대로 하는 경우 둘 다 0x0 으로 설정 가능
- TX data buffer
 - CPU 가 쓰고, Sub-GHz 가 읽기
 - Parameters:
 - TxBaseAddr (Set_BufferBaseAddress)
 - TxBufferPointer
 - PayloadLength (Set_PacketParams)
- RX data buffer
 - Sub-GHz 가 쓰고, CPU 가 읽기
 - Parameters:
 - RxBaseAddr (Set_BufferBaseAddress)
 - RxStartBufferPointer (Get_RxBufferStatus)
 - RxPayloadLength (Set_PacketParams)



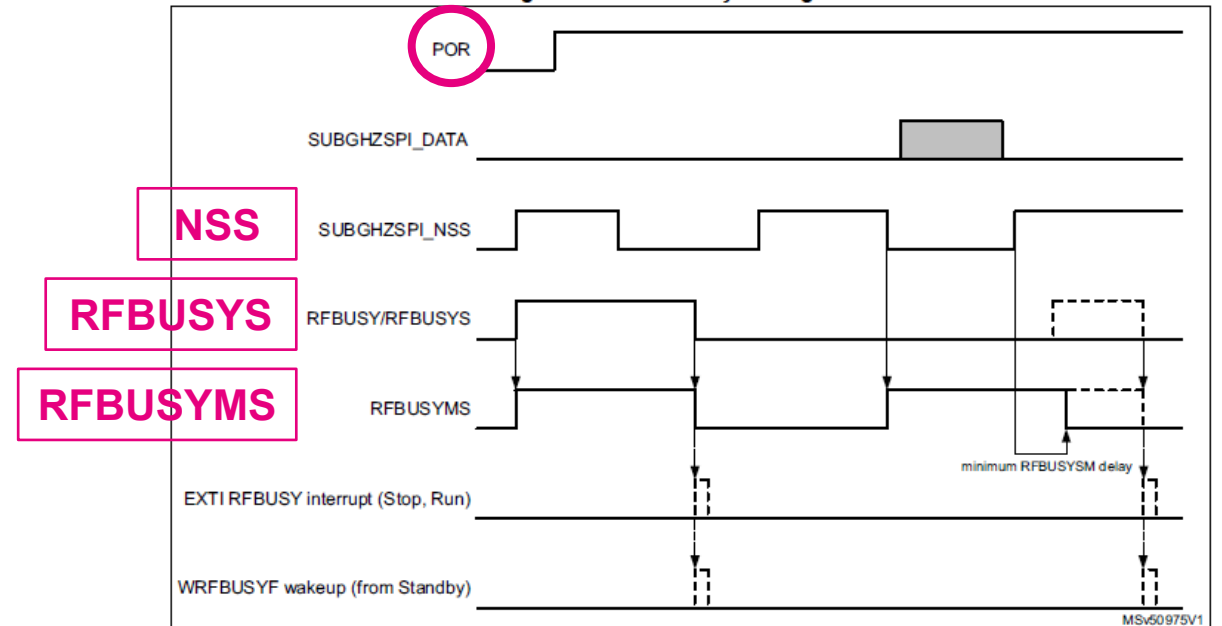
Sub-GHz peripheral communication

- 커맨드 기반의 내부 SPI 통신
 - SUBGHZSPI (APB3) 사용
 - Opcode : 1 byte 고정 크기 커맨드
 - Parameter : 0 to n byte 가변 크기
 - 별도의 length 필드 없이 NSS 핀 high 로 종료
- BUSY 신호
 - High : Busy, Low : Idle
 - PWR_SR2->RFBUSYS
 - 내부 state machine 모드에 따른 busy 상황
 - 커맨드 처리가 필요한 busy 상황
 - PWR_SR2->RFBUSYMS
 - NSS 에 low active 입력이 유지되는 동안 high active 출력 유지 후 일정 시간 유지
 - RFBUSYS 와 RFBUSYSMS 가 or 되어서 출력

Table 33. Sub-GHz radio SPI commands overview

Command	Opcode	Parameters
CalibratImage()	0x98	CalFreq1, CalFreq2
Calibrate()	0x89	CalibCfg
Cfg_DioIrq()	0x08	IrqMask, Irq1Mask, Irq2Mask, Irq3Mask
Clr_Error()	0x07	0x00
Clr_IrqStatus()	0x02	ClrIrq
Get_Error()	0x17	Status, OpError
Get_IrqStatus()	0x12	Status, IrqStatus
Get_PacketStatus()	FSK	Status, RxStatus, RssiSync, RssiAvg
	LoRa	Status, RssiPkt, SnrPkt, SignalRssiPkt
Get_PacketType()	0x11	Status, PktType
Get_RssiInst()	0x15	Status, RssiInst
Get_RxBufferStatus()	0x13	Status, RxPayloadLength, RxStartBufferPointer

Figure 19. Radio busy management



Sub-GHz peripheral communication

- IRQ 신호
 - 10 개의 IRQ 이벤트 소스
 - TxDone, RxDone, PreambleDetected 등
 - 사용자 설정 가능한 3개의 IRQ 인터럽트 신호

Cfg_DioIrq() command

Cfg_DioIrq(IrqMask, Irq1Mask, Irq2Mask, Irq3Mask) allows interrupts to be masked and mapped on the IRQ lines.

0	1	2	3	4	5	6	7	8
Opcode	IrqMask[15:0]		Irq1Mask[15:0]		Irq2Mask[15:0]		Irq3Mask[15:0]	
w	w	w	w	w	w	w	w	w

byte 0 bits 7:0 **Opcode**: 0x08

bytes 2:1 bits 15:0 **IrqMask[15:0]**: Global interrupt enable
 See [Table 29](#) for interrupt bit map definition. For each bit:
 0: IRQ disabled
 1: IRQ enabled

bytes 4:3 bits 15:0 **Irq1Mask[15:0]**: IRQ1 line Interrupt enable
 0: interrupt on IRQ1 line disable
 1: interrupt on IRQ1 line enabled

bytes 6:5 bits 15:0 **Irq2Mask[15:0]**: IRQ2 line Interrupt enable
 0: interrupt on IRQ2 line disable
 1: interrupt on IRQ2 line enabled

Table 29. IRQ bit mapping and definition

Bit	Source	Description	Packet type	Operation
0	TxDone	Packet transmission finished	LoRa and GFSK	Tx
1	RxDone	Packet reception finished	LoRa and GFSK	Rx
2	PreambleDetected	Preamble detected	LoRa and GFSK	Rx
3	SyncDetected	Synchronization word valid	GFSK	Rx
4	HeaderValid	Header valid	LoRa	Rx
5	HeaderErr	Header CRC error	LoRa	Rx
6	Err	preamble, syncword, address, CRC or length error	GFSK	Rx
	CrcErr	CRC error	LoRa	Rx
7	CadDone	Channel activity detection finished	LoRa	Cad
8	CadDetected	Channel activity detected	LoRa	Cad
9	Timeout	RX or TX timeout	LoRa and GFSK	Rx and Tx
15:10	Not applicable	Reserved	Not applicable	

Basic LoRa™, (G)FSK, (G)MSK TX operation

- Define transmit data buffer Set_BufferBaseAddress()
- Write buffer data Write_Buffer()
- Select packet type Set_PacketType()
- Define frame format Set_PacketParams()
- Define synchronization word Write_register()
- Define radio frequency Set_RfFrequency()
- Define power amplifier configuration Set_PaConfig()
- Define transmit output power Set_TxParams()
- Define modulation Set_ModulationParams()
- Configure end of transmission interrupt Cfg_DioIrq()
- Start transmission Set_Tx()
 - sub-GHz radio transmit packet
- Wait for end of transmission interrupt and read status Get_IrqStatus()
- Clear interrupt Clr_IrqStatus()

Basic BPSK TX operation

- Define transmit data buffer Set_BufferBaseAddress()
- Write buffer data for the whole packet definition Write_Buffer()
- Select packet type Set_PacketType()
- Define frame format Set_PacketParams()
- Define radio frequency Set_RfFrequency()
- Define power amplifier configuration Set_PaConfig()
- Define transmit output power Set_TxParams()
- Define modulation Set_ModulationParams()
- Configure end of transmission interrupt Cfg_DioIrq()
- Start transmission Set_Tx()
 - sub-GHz radio transmit packet
- Wait for end of transmission interrupt and read status Get_IrqStatus()
- Clear interrupt Clr_IrqStatus()

Basic LoRa™, (G)FSK RX operation

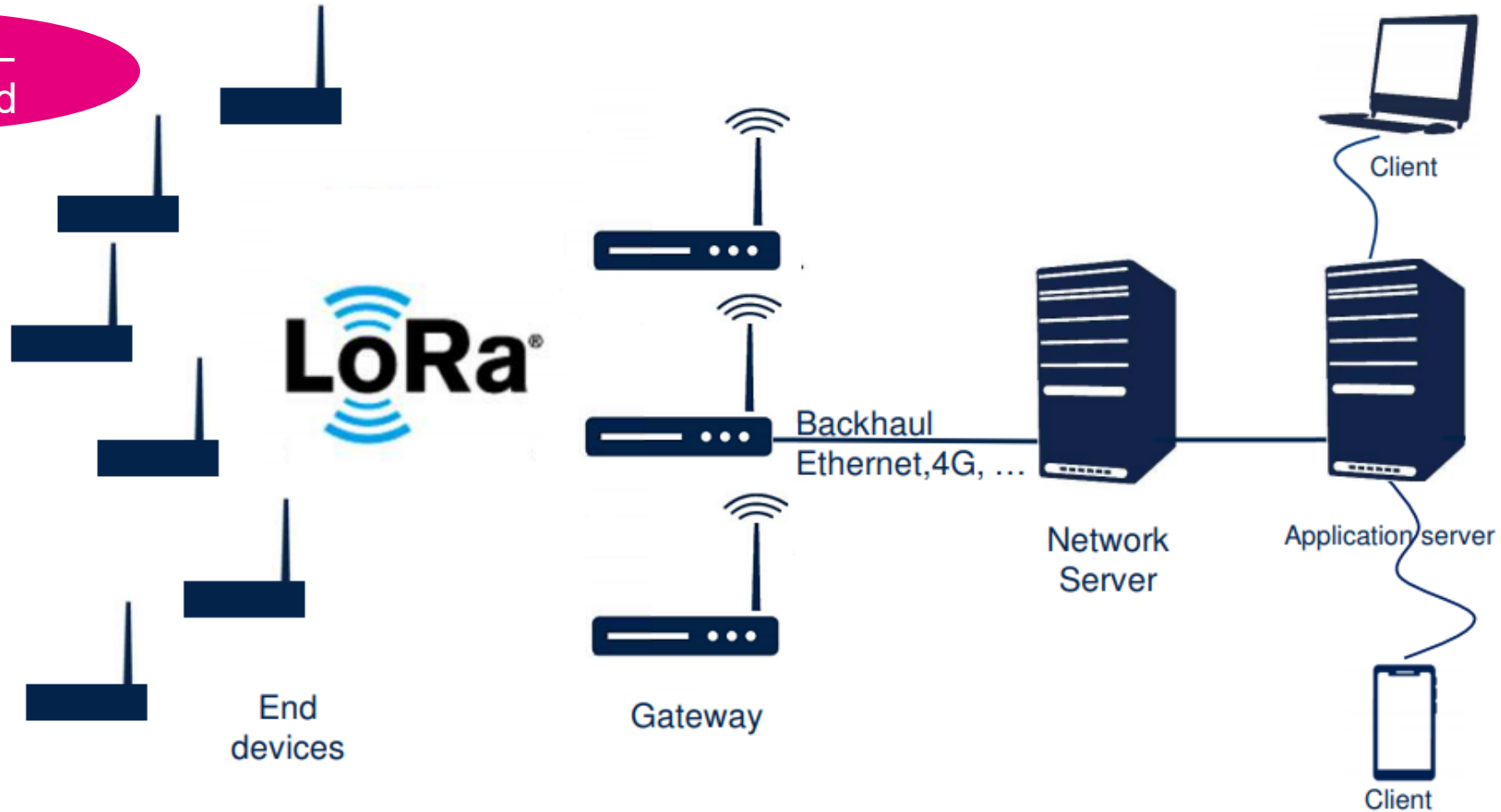
- Define receive data buffer `Set_BufferBaseAddress()`
- Select packet type `Set_PacketType()`
- Define frame format `Set_PacketParams()`
- Define synchronization word `Write_register()`
- Define radio frequency `Set_RfFrequency()`
- Define modulation `Set_ModulationParams()`
- Configure end of reception interrupt `Cfg_DioIrq()`
- Start reception `Set_Rx()`
 - sub-GHz radio reception
- Wait for end of reception interrupt and check received packet status `Get_IrqStatus()`
 - Read receive buffer information `Get_RxBufferStatus()`
 - Read received data `Read_Buffer()`
- Clear interrupt `Clr_IrqStatus()`

LoRa 어플리케이션



LoRa network architecture

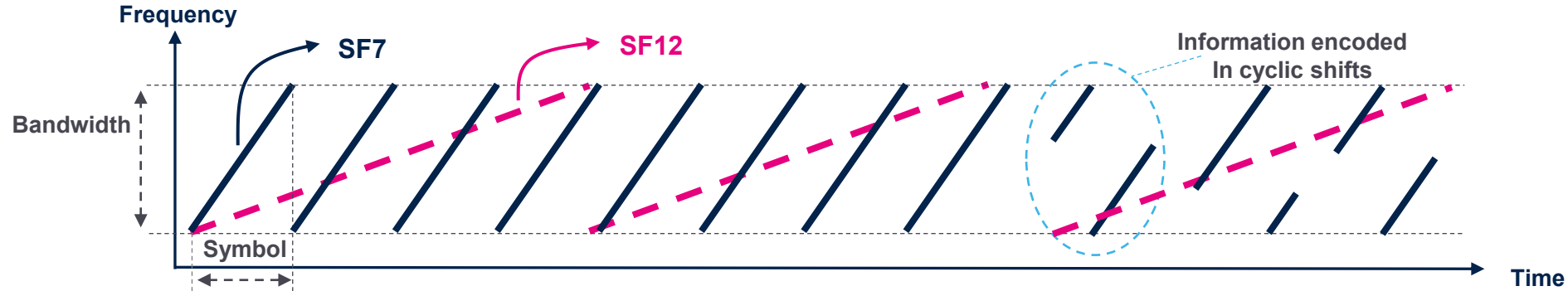
STM32WL
Embedded



AES authentication (Network session key)



AES Secure Payload encryption (Application Session Key)



- CSS 모듈레이션 방식 (Chirp Spread Spectrum)
- Chirp : 시간이 지나면서 주파수가 증가하거나 또는 감소하는 신호 (up chirp / down chirp)
- SF (Spreading factor) : Number of bits per symbol (5 to 12)
- Coding Rate (CR) : Error 보정에 사용되는 비트의 비율
 - 예를 들어, CR 4/5 는 80% 는 실제 데이터, 나머지 20% 는 Forward Error Correction (FEC) 를 의미
 - CR4/5 와 CR1 은 같은 용어 이며, CR4/6=CR2, CR4/7=CR3, CR4/8=CR4 는 같다
 - 예를 들어, SF12 에 CR4/5 인 경우, 12 비트중에 실제 데이터는 9.6 비트이고, FEC 는 2.4 비트
- 1 Symbol = 2^{SF} chips , $T_{chip} = 1/BW$, $T_{symbol} = 2^{SF}/BW$
- Rate Code = $4/(4 + Coding Rate)$ where, $T_{symbol} Coding Rate \in \{1 ; 2 ; 3 ; 4\}$
- Bit Rate (Rb) = $SF \times (1sec/T_{symbol}) \times Rate Code$
 - 예를 들어, BW = 125 KHz, CR = 2, SF = 12 인 경우 = $12 \times (125000/2^{12}) \times (4/(4+2)) = 0.244 \text{ Kbit/sec}$
 - 예를 들어, BW = 125 KHz, CR = 1, SF = 7인 경우 = $7 \times (125000/2^7) \times (4/(4+1)) = 5.468 \text{ Kbit/sec}$

- Whitening
 - 출력 데이터를 특정 XOR sequence 로 연산해서 값을 변화시킨다. RF 데이터에 0 또는 1이 길게 연속되는 DC bias 를 없애고 randomness 를 추가해서 수신단의 감도를 올린다
- Hamming coding
 - 무선 노이즈 등으로 인해 발생한 비트 에러를 수정해주는 역할을 하며 4/5, 4/6 은 parity 역할만 가능하고 4/7 은 single bit error correction, 4/8 은 single bit error correction, double bit error detection 을 한다
- Interleaving
 - 무선 노이즈 등으로 인해 발생한 비트 에러가 심볼 하나에 집중적으로 발생하면 복구가 어려운 점 때문에, 심볼을 구성하는 비트를 serial to parallel 식으로 여러 개의 심볼에 분리해서 순차적으로 보내는 방식
- Gray mapping
 - 연속된 바이너리 코드 1의 변화를 bit 하나만 변하도록 값을 재정의 하는 코딩 방식 (예, 3 (011b) -> 4 (100b) 로 3비트 변경 대신 3 (010b) -> 4(110b) 식으로 1비트만 변경)

LoRa security

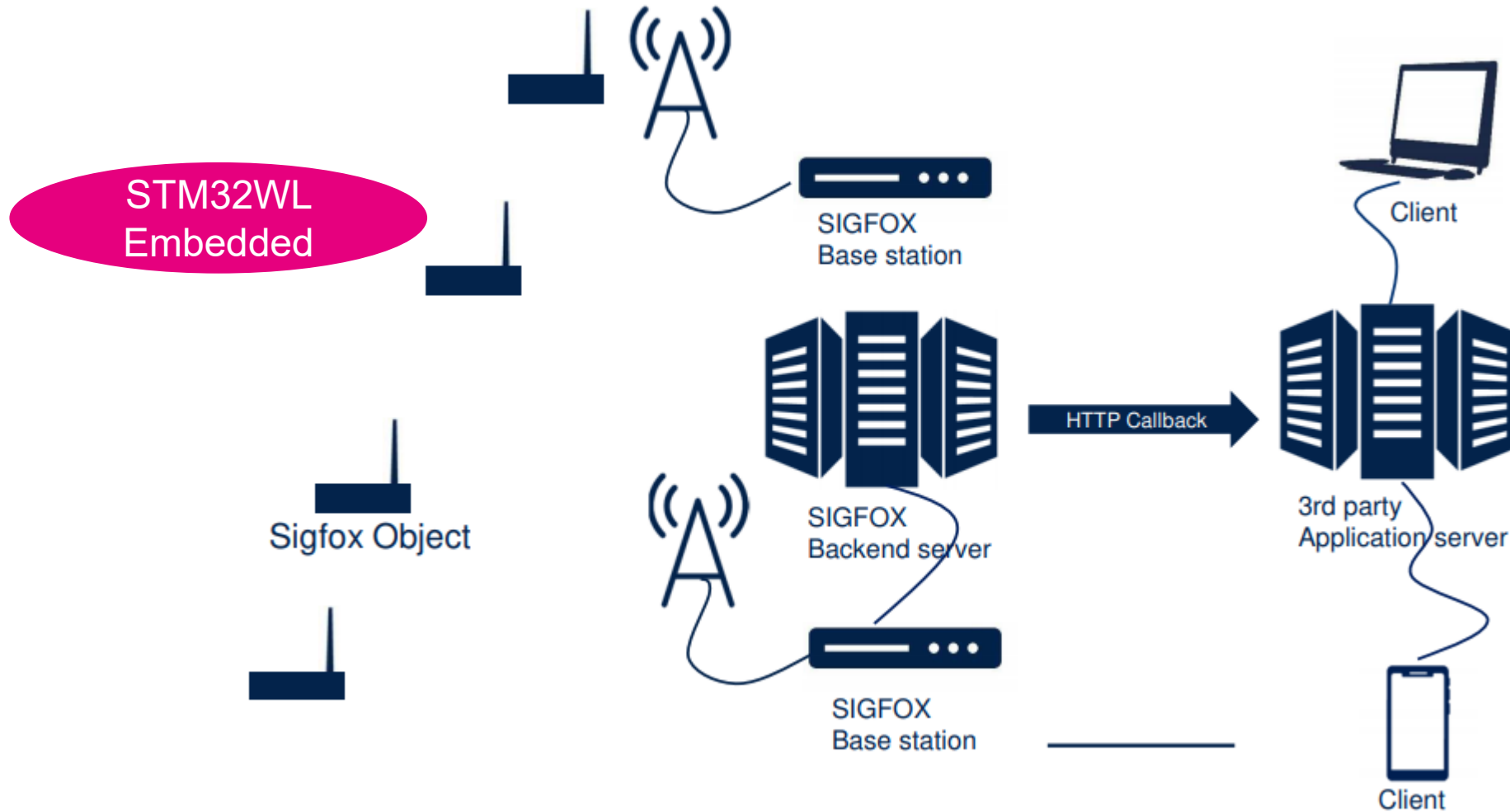
- Commissioning
 - ABP (Activation by Personalization) : 사전에 할당된 세션키 세트를 내부 보관 사용(영구적으로 변화 없음)
 - OTAA (Over-the-Air-Activation) : 루트키만 내부에 보관하고 Join 과정 중에 루트키로 세션키를 생성 사용
- End node 보관 키 (OTAA 기준)
 - DevEUI : 전세계적으로 중복되지 않게 엔드 노드 하나마다 할당된 유일한 번호 (일종의 MAC 주소)
 - AppEUI (JoinEUI) : 엔드 노드가 접속할 전세계적으로 중복되지 않는 네트워크 (조인) 서버 서비스 번호 (일종의 WiFi 네트워크 이름 역할)
 - AppKey : 엔드 노드 하나 마다 할당된 중복되지 않는 유일한 AES 루트키이며 네트워크 (조인) 서버 서비스 번호에 접속할 때 사용 (일종의 WiFi 네트워크 패스워드 역할)
- 세션 키 (OTAA 기준)
 - NwkSKey (네트워크 세션키): AppKey, AppNonce, NetID, DevNonce 로 생성, MIC validation 에 사용
 - AppSKey (어플리케이션 세션키): AppKey, AppNonce, NetID, DevNonce로 생성, 메시지 암호화에 사용
 - 네트워크 서버는 JoinRequest 로 받은 DevNonce 로 NwkSKey 와 AppSKey 를 생성하고 AppSKey 를 어플리케이션 서버로 전달 (LoRaWAN1.0) 하고 JoinAccept 응답으로 AppNonce, NetID, DevAddr, DLSettings, RxDelay 등을 전달하면 앤드노드는 동일한 NwkSKey 와 AppSKey 키를 생성해서 사용

- LoRa End Node 구성
 - Nucleo-WL55JC 보드
 - STM32WL CubeHAL V1.0.0 의 LoRa AT Slave 예제 코드
 - `Projects\NUCLEO-WL55JC\Applications\LoRaWAN\LoRaWAN_AT_Slave`
 - STM32WL CubeHAL V1.0.0 의 LoRa End Node 예제 코드
 - `Projects\NUCLEO-WL55JC\Applications\LoRaWAN\LoRaWAN_End_Node`
- LoRa Gateway 구성
 - P-NUCLEO-LRWAN2 에 있는 NUCLEO-F746ZG + LoRa 모듈 보드
 - LoRa 송수신 메시지를 Lorient 서버로 UDP packet forwarder 동작
- LoRa Network Server 구성
 - Lorient 서버

Sigfox 어플리케이션



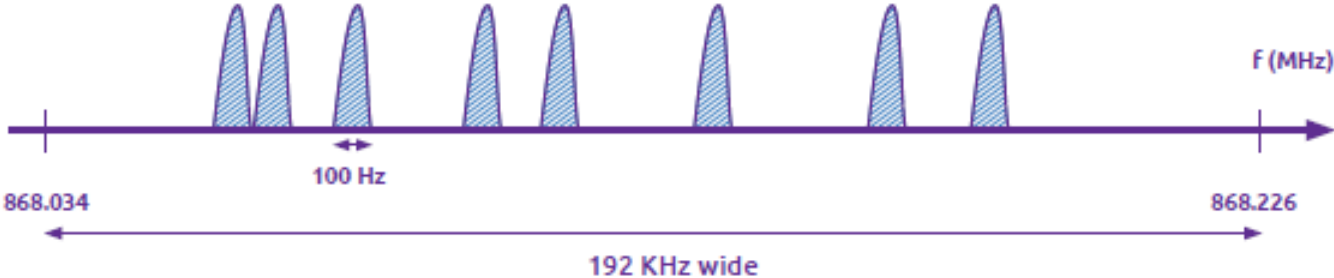
Sigfox network architecture



Sigfox 네트워크 사용 가능 지역 <https://www.sigfox.com/en/coverage>

Sigfox RF region configuration

	RC1	RC2	RC3	RC4	RC5	RC6	RC7
	Europe etc	USA etc	Japan	Brazil etc	South Korea	India	Russia
UL low frequency (MHz)	868.034	902.104	923.104	920.704	923.204	865.104	868.704
UL center frequency (MHz)	868.13	902.2	923.2	920.8	923.3	865.2	868.8
UL high frequency (MHz)	868.226	902.296	923.296	920.896	923.396	865.296	868.896
DL low frequency (MHz)	869.429	905.104	922.104	922.204	922.204	866.204	869.004
DL center frequency (MHz)	869.525	905.2	922.2	922.3	922.3	866.3	869.1
DL high frequency (MHz)	869.621	905.296	922.296	922.396	922.396	866.396	869.196
Uplink modulation	DBPSK						
Downlink modulation	GFSK						
Uplink data-rate (bps)	100	600	100	600	100	100	100
Downlink data-rate (bps)	600						
Medium access	Duty cycle 1%	Frequency hopping Max on time 400 ms/20s	Carrier sense	Frequency hopping Max on time 400 ms/20s	Carrier sense	Duty cycle 1%	Duty cycle 1%
Control message frequency (MHz)	N/A	N/A	923.2	N/A	923.3	N/A	N/A
CS bandwidth (Hz)	N/A	N/A	200	N/A	200	N/A	N/A



Sigfox message

- Uplink 메시지는 single frame 또는 multiple frame (동일메시지 3번 전송) 선택
- Uplink 메시지 최대 payload 크기는 0 ~ 12 byte (96 bit) 로 제한, 정해진 포맷없이 자유롭게 사용
- 최대 전송 횟수 (Duty cycle 1% / 1 시간 제한 국가 경우) 는 하루에 140 messages (12 byte 기준)
- Uplink 메시지 포맷
 - Frame type : Uplink 는 payload 길이, frame emission 순서 (multiple frame 3번 전송) 에 따른 고정 값
 - Length Indicator : AUTH 크기 조건에 따른 payload 의 길이를 정의
 - Bidirectional Flag : Downlink 응답 메시지를 받기를 원하는 메시지인지 표시
 - Identifier : Sigfox 로 부터 사전에 할당 받은 전세계 중복되지 않고 유일한 device ID
- Downlink 메시지 포맷
 - Frame type : 0x1227 로 고정 값
 - Payload : 별도의 length 필드가 없으므로 항상 고정 길이로 사전에 정의 필요

Uplink 메시지

Preamble (19)	Frame type (13)	Length Indicator (2)	Bidirectional Frag (1)	Repeated Flag (1)	Message Counter (12)	Identifier (32)	Payload (0 - 96)	AUTH (16- 40)	CRC (16)
------------------	--------------------	-------------------------	---------------------------	----------------------	-------------------------	--------------------	---------------------	------------------	-------------

Preamble (91)	Frame type (13)	ECC (32)	Payload (0 - 64)	AUTH (16)	CRC (8)
------------------	--------------------	-------------	---------------------	--------------	------------

Downlink 메시지



Sigfox frame timing

- Uplink frame only (U-Procedure, DC/FH/LBT)

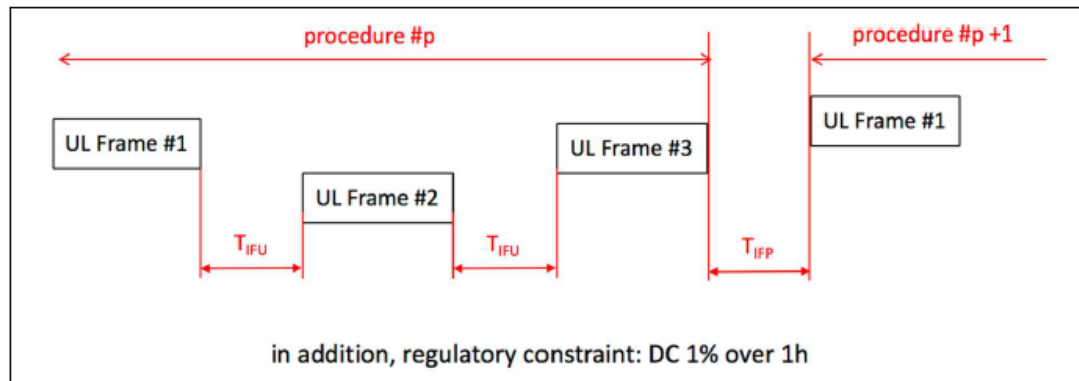


Figure 6-4 : U-procedure, multiple frames, DC

- Uplink and downlink (B-Procedure, DC/FH/LBT)

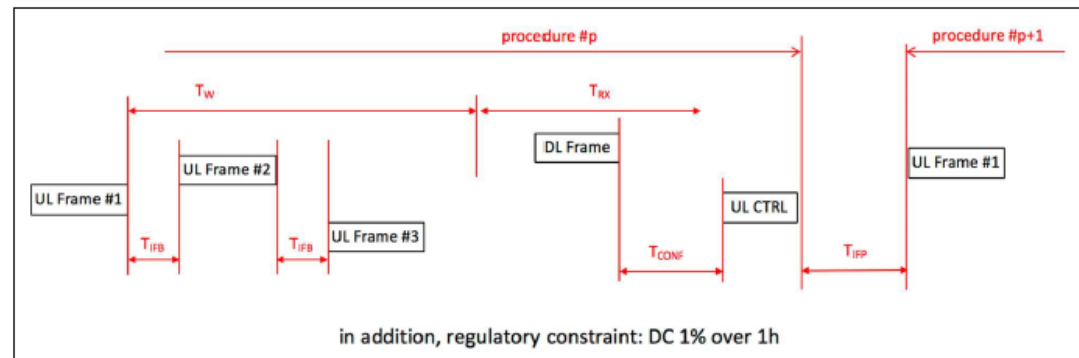


Figure 6-10 : B-procedure, multiple frames, DC

Table 3-4 : Time interval values for frames in U-procedure

	RC1	RC2	RC3	RC4	RC5	RC6	RC7
$T_{IFU\ MIN}$	10ms	10ms	10ms	10ms	10ms	10ms	10ms
$T_{IFU\ MAX}$	2000ms	2000ms	N.A.	2000ms	N.A.	2000ms	2000ms
$T_{IFP\ MIN}$	10ms	10ms	10ms	10ms	10ms	10ms	10ms
$T_{IFP\ MAX}$	N.A.	N.A.	N.A.	N.A.	N.A.	N.A.	N.A.
T_{LF}	N.A.	N.A.	8s	N.A.	8s	N.A.	N.A.

Table 4-2 : Time interval values in B-procedure at PHY level

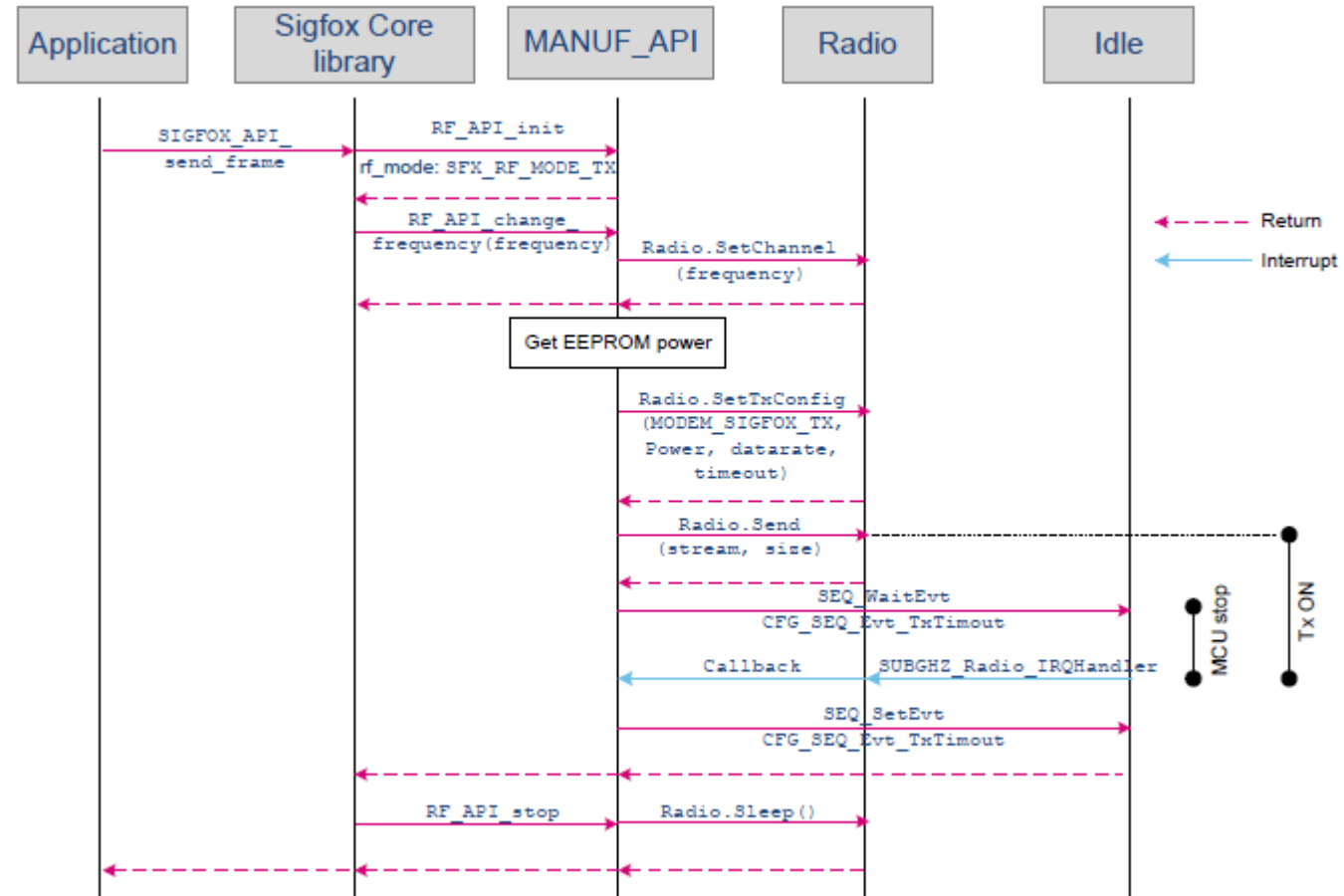
	RC1	RC2	RC3	RC4	RC5	RC6	RC7
$T_{IFB\ MIN}$	500ms	500ms	10ms	500ms	10ms	500ms	500ms
$T_{IFB\ MAX}$	525ms	525ms	N.A.	525ms	N.A.	525ms	525ms
$T_{IFP\ MIN}$	10ms	10ms	10ms	10ms	10ms	10ms	10ms
$T_{IFP\ MAX}$	N.A.	N.A.	N.A.	N.A.	N.A.	N.A.	N.A.
T_{LF}	N.A.	N.A.	8s	N.A.	8s	N.A.	N.A.

Sigfox security

- Provisioning
 - SoC (STM32WL) 제공 Sigfox credential 정보
 - Device ID, 4 byte : Sigfox 로 부터 할당 받는 전세계적으로 중복되지 않는 유일한 ID (일종의 MAC주소)
 - NAK (Network access key), 16 byte : Sigfox 로 부터 할당 받는 AES 키이며 Uplink/Downlink 메시지의 AUTH (MAC) 을 계산해서 위변조 검사를 하는데 사용
 - PAC (Porting authorization code), 16 byte : Sigfox object 제품을 Sigfox 네트워크에 사용 등록할 때 사용하는 키로 제품등록 웹사이트에 입력하는 1회용 코드
 - Nucleo-WL55JC 개발보드 평가판 1년 Sigfox credential 등록 순서
 - STM32WL chip 인증서 추출 : STM32CubeProgrammer 로 STM32WL 에 JTAG/SWD 로 접속 후 chip 인증서 복사
 - ST 웹사이트에서 STM32WL chip 인증서 등록 후 Sigfox credential 파일 (ID, NAK, PAC 포함) 받기
 - <https://my.st.com/sfxp> 에 접속, 위에서 복사한 STM32WL chip 인증서 붙여넣기 후 Sigfox credential 파일 다운로드
 - Sigfox credential 인증서 플래시 메모리 (또는 SE) 저장 : STM32CubeProgrammer 로 다운로드 받은 파일을 내부 플래시 메모리 또는 Secure element 에 저장
 - <https://buy.sigfox.com/activate> 에 접속, Sigfox credential 파일 내부의 ID 와 PAC 정보를 입력해서 Sigfox 네트워크에 사용 등록
- Encryption / Decryption
 - Sigfox 메시지 암호화는 옵션 기능이며 암호화 기능 사용시 backend 가 decoding 된 plain text 를 보게 되므로 end to end 의 사용자 자체 암호화 솔루션을 payload 에 적용을 권장

Sigfox library

- sigfox_api.h
 - SIGFOX_API_open
 - SIGFOX_API_close
 - SIGFOX_API_get_device_id
 - SIGFOX_API_get_initial_pac
 - SIGFOX_API_send_frame
 - SIGFOX_API_send_bit
 - SIGFOX_API_set_std_config
- 메시지 송수신
 - SIGFOX_API_open 호출
 - RC 를 변경하기 전에는 추가 호출 불필요
 - SIGFOX_API_set_std_config 호출
 - 인자는 FH 와 LBT 모드에서 사용하는 특정 설정 값
 - SIGFOX_API_send_frame(bit)
 - 블로킹 함수
 - 인자로 메시지의 송신크기, 송신버퍼, 수신버퍼를 인자로 설정
 - tx_repeat (tx_mode) 에 따라서 1번 전송 또는 3번 전송
 - initiate_downlink_flag 에 따라서 downlink 응답을 기다릴지 설정



- Sigfox object 구성
 - Nucleo-WL55JC1 보드
 - STM32WL CubeHAL V1.0.0 의 Sigfox AT Slave 예제 코드 사용
 - Projects\NUCLEO-WL55JC1\Applications\Sigfox\Sigfox_AT_Slave
- Sigfox 네트워크 등록
 - Nucleo-WL55JC1 보드
 - 테스트 메시지 전송
- Sigfox backend 서버
 - 테스트 메시지 수신 확인

FSK 어플리케이션



FSK / MSK modulation

	<p>FSK – Frequency Shift Keying</p> <p>Digital data represented as variations in the frequency of a carrier wave</p>	<p>GFSK – Gaussian</p> <p>Filters the data pulses with a Gaussian filter to make the transitions smoother.</p>	<p>GMSK - Minimum</p> <p>Waveforms used to represent a 0 and a 1 bit differ by exactly half a carrier period. (modulation index 0.5)</p>	<p>4-GFSK</p> <p>4 different frequencies represent 4 different symbols (00, 01, 10, 11)</p>
---	--	--	---	--

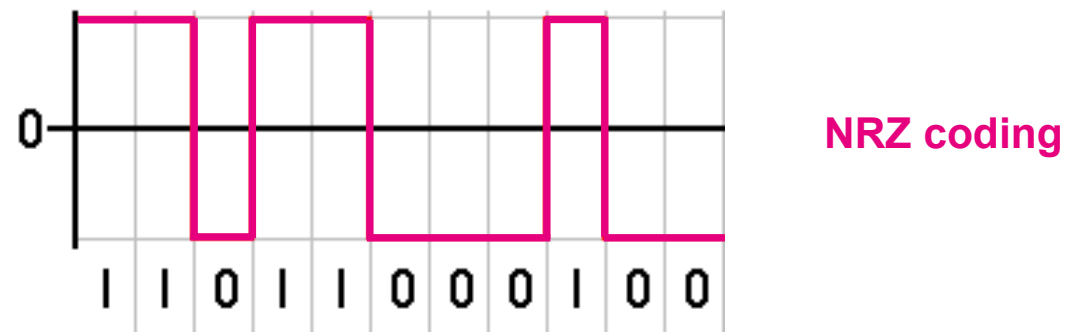
- FSK (Frequency shift keying)
 - FSK = 2-FSK = 2 level FSK = Binary FSK = BFSK
 - Mark frequency : 바이너리 1 을 표현하는 (높은) 주파수
 - Space frequency : 바이너리 0 을 표현하는 (낮은) 주파수
 - Center frequency : Mark frequency 와 Space frequency 의 중간 주파수
 - Frequency deviation (Fda, Fdev) : Center frequency 와 Mark 또는 Space frequency 와의 주파수 차이
 - Bit rate (BR) : 사용자가 원하는 데이터 전송 bps (예, 2400 bps, 9600 bps, etc)
 - Bandwidth : 최소 2 x frequency deviation + bit rate 필요 (+ oscillator frequency error)
 - 예, frequency deviation ≥ 50 KHz, bit rate = 9600 일때 최소 bandwidth 는 = 100.96 KHz
 - Modulation index (h) : Mark frequency 와 space frequency 를 얼마나 가깝게 배치할지에 대한 표현으로 (frequency deviation x 2) / bit rate 값 (일반적으로 $h \geq 1$ 사용, inter-symbol interference 방지)
 - 예, frequency deviation = 50 KHz, bit rate = 9600 일때 h 는 10.41 (너무 큰 값은 bandwidth 를 낭비)

- Data Coding

- RZ (Return-to-zero) coding 은 바이너리 코드 1을 표현하는 값(예, +1) 과 바이너리 코드 0을 표현하는 값(예, -1) 외에 둘 다 아닌 idle 상태 (0) 가 있다
- NRZ (Non-return-to-zero) coding 은 바이너리 코드 1과 0을 표현하는 값만 있다
- 이외에도 NRZI, Manchester 등이 사용되지만 STM32WL 의 FSK 는 NRZ 만 지원



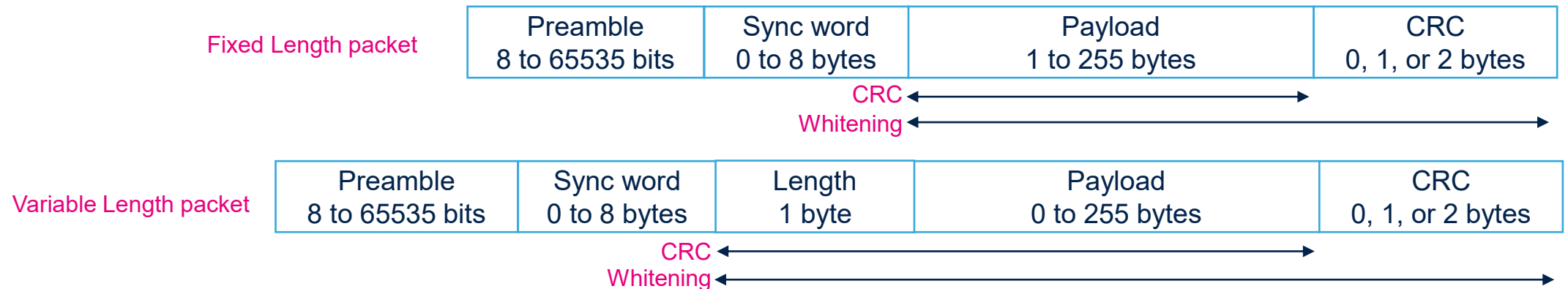
RZ coding



NRZ coding

FSK / MSK message

- FSK : 0.6 Kbit/s up to 300 Kbit/s
 - $BR = f_{OSC} (32\text{MHz}) * 32 / \text{BitRate}$ (예를 들어, 9600 bps 를 위해서는 $BR = 32000000 * 32 / 9600 = 106666$)
 - $F_{dev} = F_{devHz} * 2^{25} / f_{OSC} (32\text{MHz})$ (예를 들어, 10 KHz deviation 을 위해서는 $F_{dev} = 10000 * 2^{25} / 32000000$)
- MSK : 0.1 Kbit/s up to 10 Kbit/s
 - $BR = f_{OSC} (32\text{MHz}) / \text{BitRate}$ (예를 들어, 9600 bps 를 위해서는 $BR = 32000000 / 9600 = 3333$)
- Whitening (9-bits LFSR $x^9 + x^5 + x^1$, programmable initialization value) 기능은 옵션
- NRZ 코딩 사용
- Payload CRC (programmable polynomial, initialization value, inversion and length) 는 옵션
- Syncword 는 옵션, syncword detection 기능 제공
- Fixed length packet 또는 variable length packet (Length 필드 자동 계산 추가)



- FSK 송수신 구성
 - Nucleo-WL55JC1 보드 x 2 대
 - STM32WL CubeHAL V1.0.0 의 SubGHZ Phy PingPong 예제 코드 사용
 - `Projects\NUCLEO-WL55JC\Applications\SubGHZ_Phy\SubGHZ_Phy_PingPong`

Thank you

© STMicroelectronics - All rights reserved.

ST logo is a trademark or a registered trademark of STMicroelectronics International NV or its affiliates in the EU and/or other countries.

For additional information about ST trademarks, please refer to www.st.com/trademarks.

All other product or service names are the property of their respective owners.



life.augmented