

노이즈와의 전쟁:

“Frequency Domain으로 꺾뚫어 보는 SI/PI/EMI”

하드웨어 엔지니어를 위한 통합 분석 전략

Agenda

01 RF 및 전송선로 기반 기초 이론
전송선로 이론, 임피던스 불연속, X-talk, DGS

03 전원 무결성 분석 (Power Integrity)
Dynamic Voltage Drop, PDN 공진, 디커플링 설계

05 실전 사례 : 초음파 장비의 EMC 인증

02 High-Speed Digital 신호 무결성 (SI)
Via, Connector Stub, 반사손실, Eye Diagram

04 EMI / RF 방사 문제 분석
System-level EMI 진단, EMC Compliance 대응 전략

발표자 소개



김귀수 CTO

現 WaveInSense CTO

前 삼성메디슨 책임연구원

前 Tohoku University 연구원(연구교수)

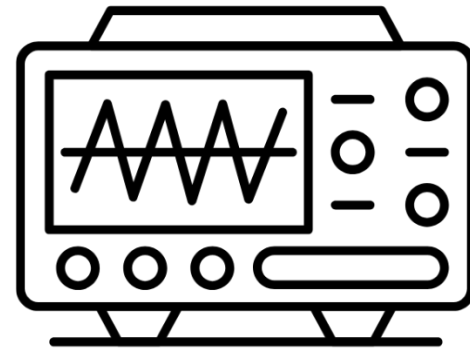
前 KETI(한국전자기술연구원) 박사 후 연구원

WaveInSense : 측정 계측기 비즈니스



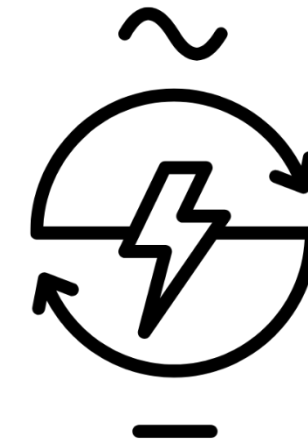
RF / Wireless / EMI 규격 측정

복잡한 무선 환경에서의 신호 간섭 문제를 최소화하고, 신속한 규격 인증 통과를 위한 정밀 분석 환경을 지원합니다.



Baseband / Digital 신호 측정

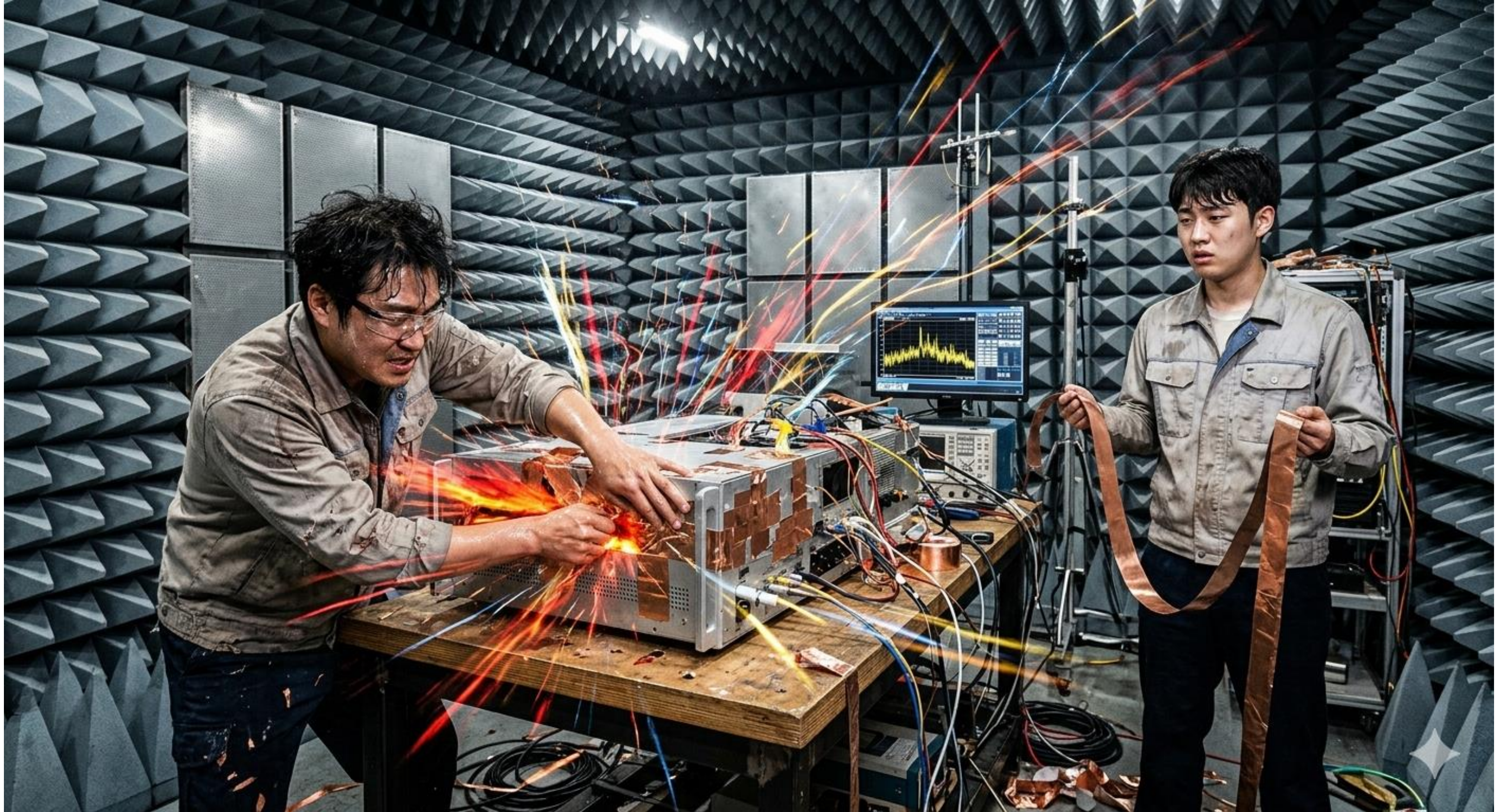
데이터 전송 오류의 근본 원인을 파악하고, 최적의 타이밍 분석을 통해 시스템의 동작 안정성을 극대화합니다.



Power / 부품소자 특성 측정

고효율 전력 설계 검증부터 미세한 소자 특성 변화까지 정밀하게 추적하여 제품의 에너지 효율과 내구성을 보장합니다.

EMI 문제 해결이란?



SI 문제를 해결했는데
왜 **EMI** 문제가 발생할까요?



반복되는 문제의 악순환

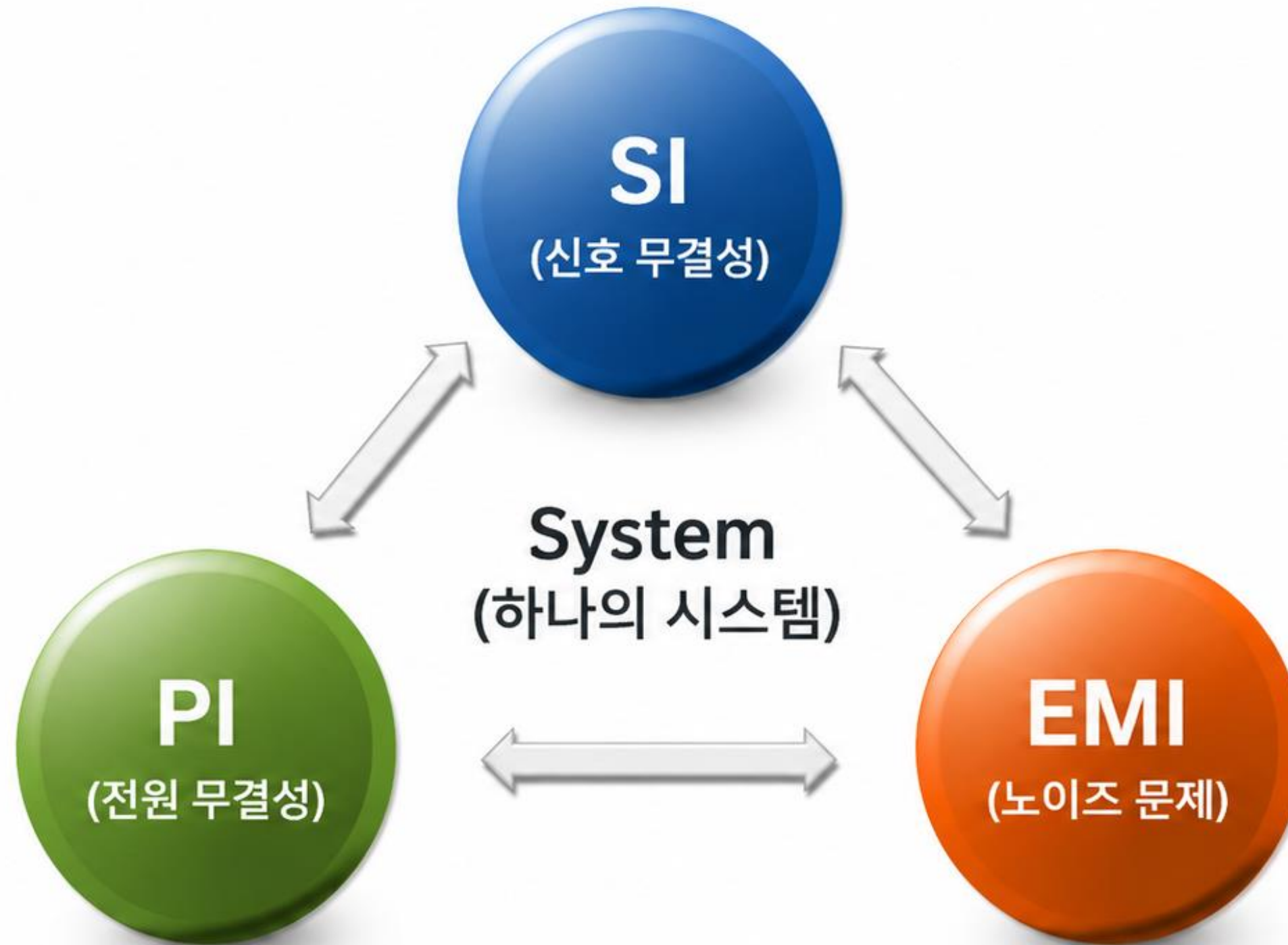


*SI(Signal Integrity): 신호 무결성

*PI(Power Integrity): 전원 무결성

*EMI(Electromagnetic Interference): 전자파 간섭

현실은 연결되어 있습니다.



01

RF 및 전송선로 기반 기초 이론

Transmission line theory

전송선로 이론

Impedance discontinuity

임피던스 불연속

Coupled-line (Cross talk)

인접선로 이론

Defected Ground Structure

Ground plane 중요성

Transmission line Theory 전송선로 이론

전송선로 이론 (Transmission-line Theory)

PCB에서 trace는 그 구조에 따른 E-field와 H-field의 비로 전송선로 특성 임피던스가 정의 됩니다.

- Trace alone ≠ Transmission line
- Trace + Return path = Transmission line

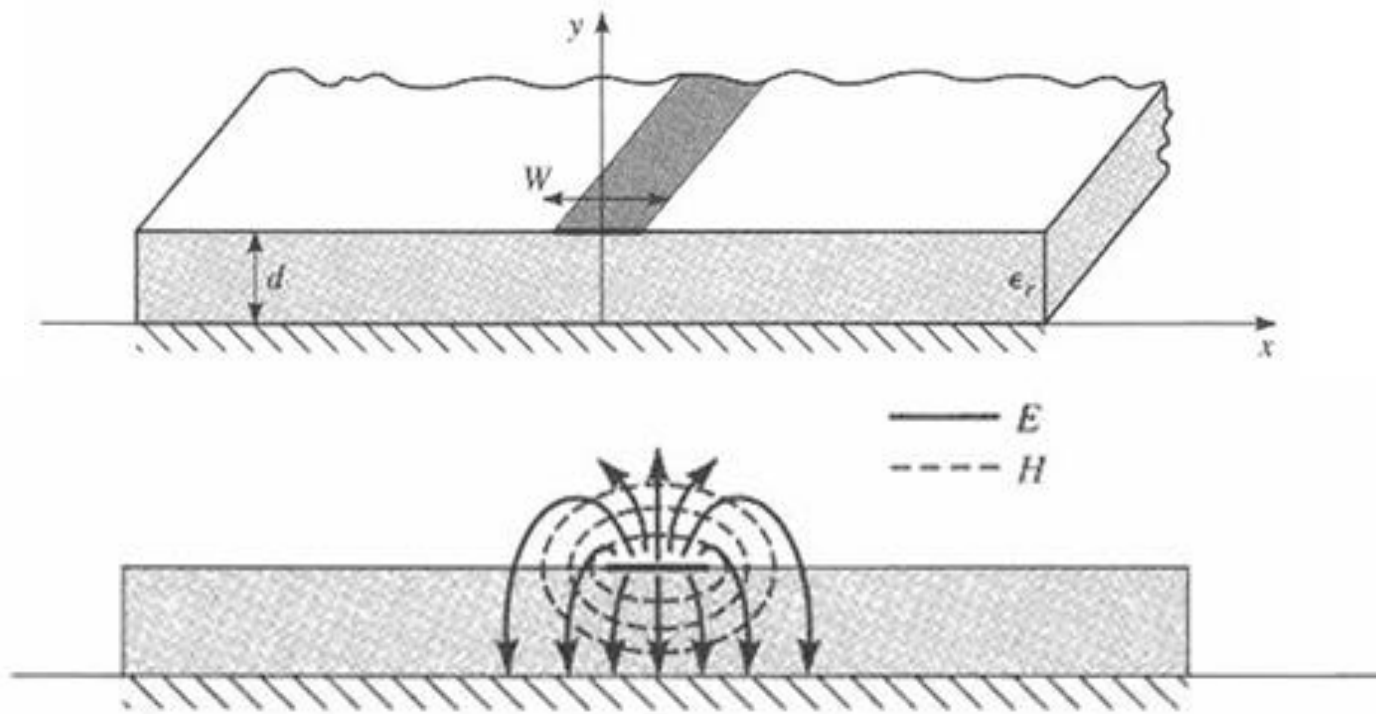


Fig 1. Transmission line

- ✓ 전압/전류의 크기가 위치에 따라 다름
- ✓ 전송선로 이론 필요

$$L > \lambda/10$$

$$\lambda = v_p/f$$

예) 1 GHz의 파장
→ 30 cm(공기중)

선로 길이가 3 cm 이상
→ 기생 L, C, R 존재

- * L: 선로 길이
- * λ : 파장
- * f : 주파수
- * v_p : 전파속도

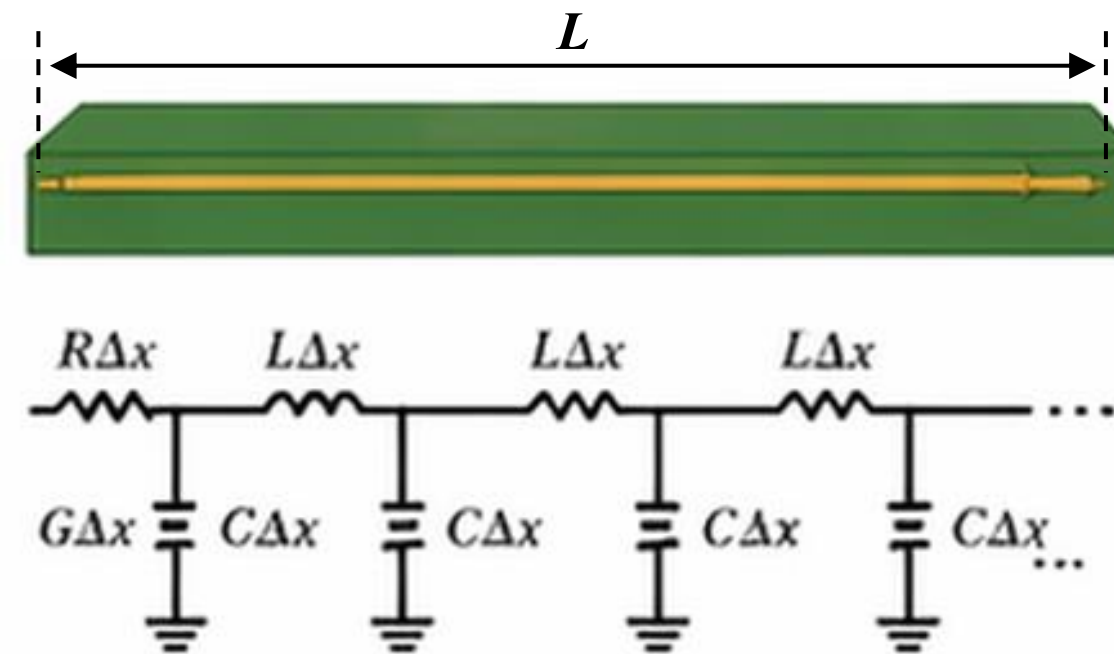


Fig 2. Distributed Elements

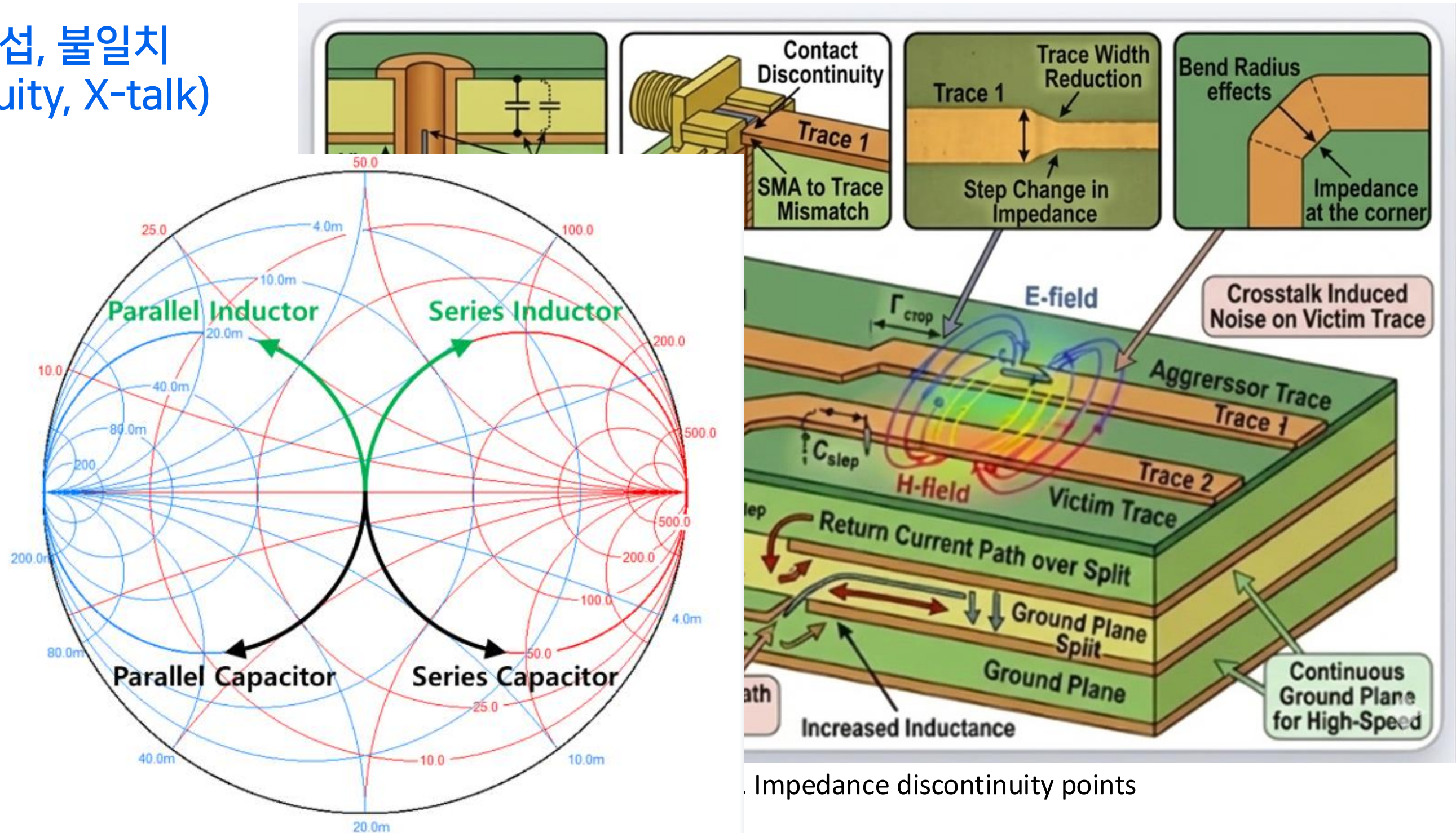
Impedance discontinuity 임피던스 불연속

임피던스 불연속, 신호 간섭, 불일치 (Impedance Discontinuity, X-talk)

Via, Connector, 선로 폭 변화, line bend 등에서 임피던스 불연속
→ 신호의 왜곡 또는 반사 발생

임피던스 부정합 (Impedance Mismatch)

다층 PCB의 Via 통과 시 발생하는 손실
RF의 임피던스 매칭 이론과 Smith (Chart)를 이용한 해석과 문제 해결이 가능합니다.



Coupled-line (Cross talk) 결합선로 이론

Cross-talk = Electromagnetic Coupling

디지털 엔지니어에게는 골칫거리 노이즈로 분류

RF 관점에서는 전자기장 결합 현상

이는 RF의 'Coupler' 나 'Divider' 설계 원리와 동일

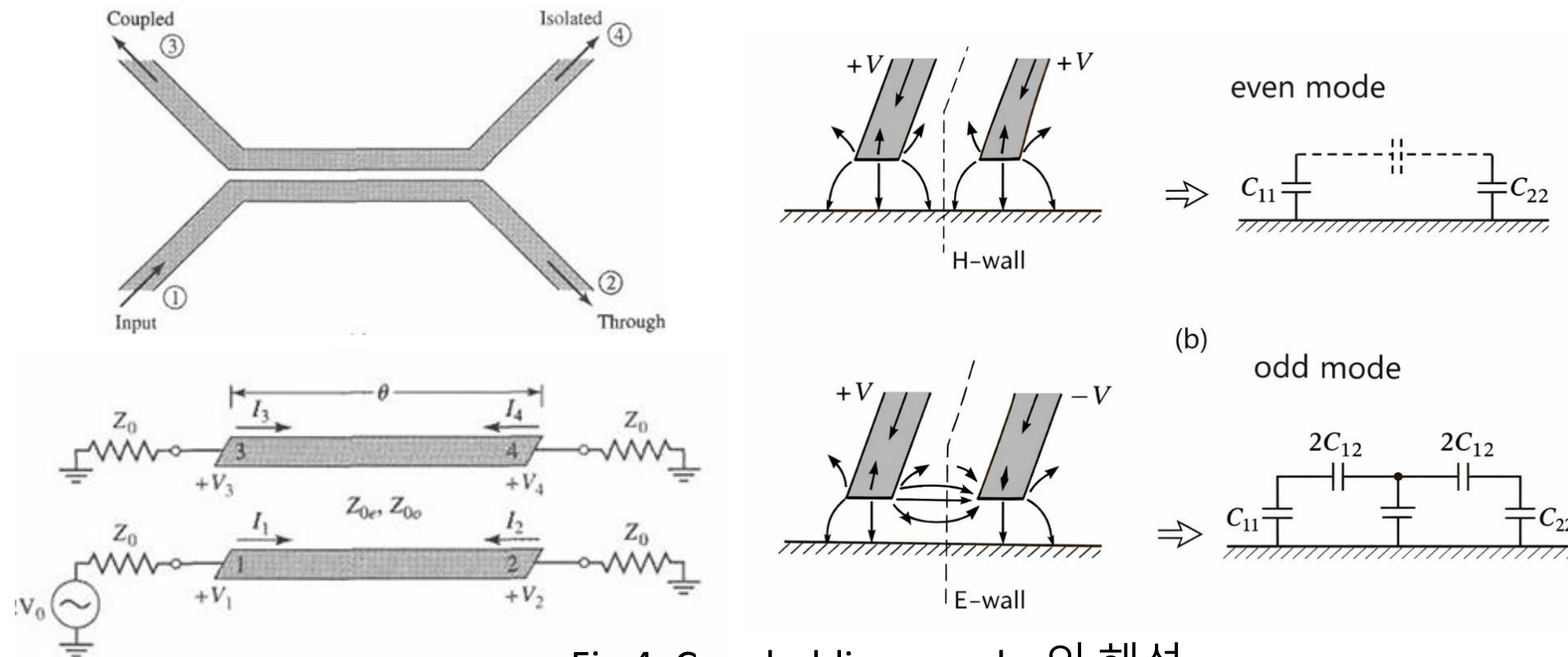
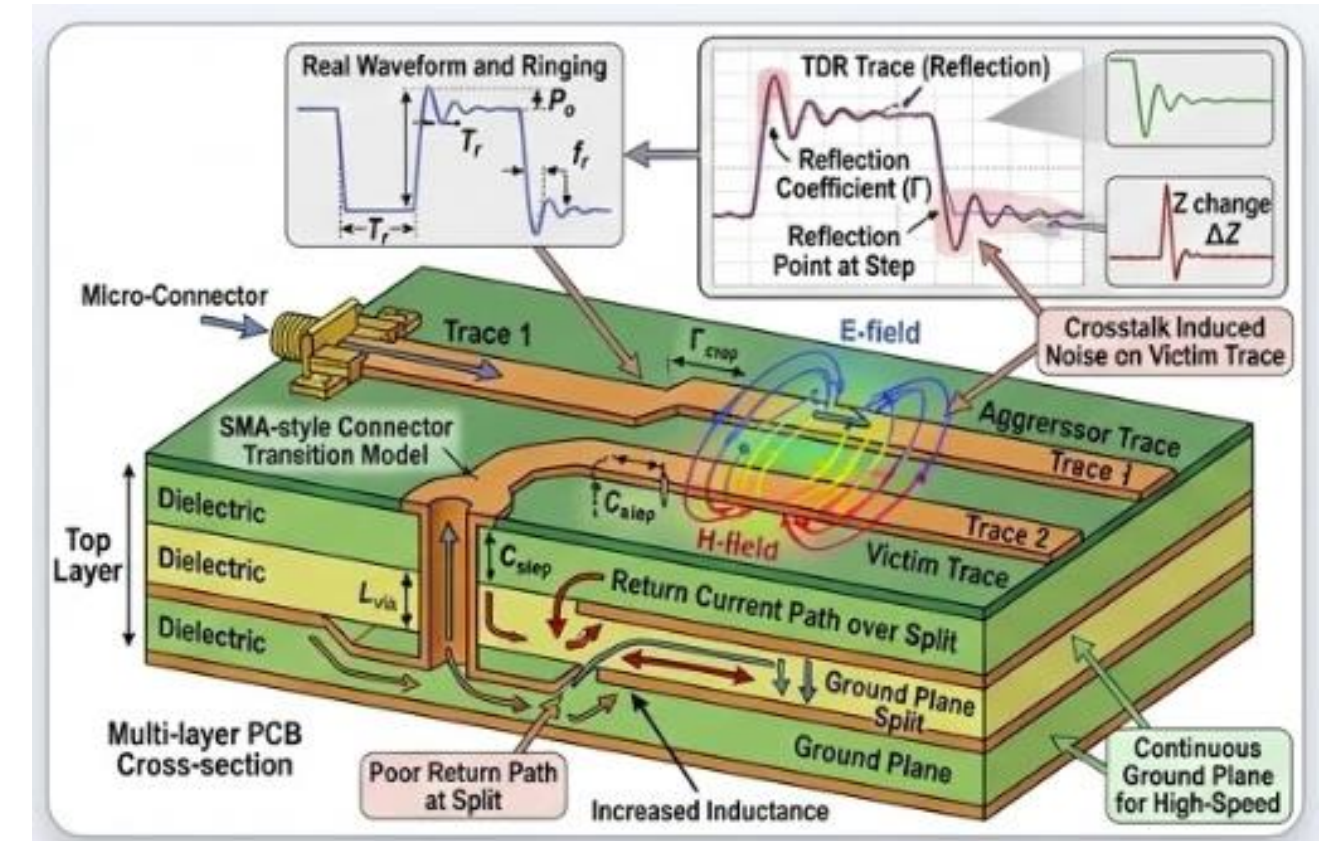


Fig 4. Coupled-line coupler의 해석

커플러 설계 식

$$Z_{0e} = Z_0 \sqrt{\frac{1+C}{1-C}}, \quad Z_{0o} = Z_0 \sqrt{\frac{1-C}{1+C}}$$

C : voltage coupling factor



▶ 속도가 빨라질수록, 디지털 회로는 RF 이론이 해결책이 됩니다.

DGS(Defected Ground Structure)

결함접지 이론

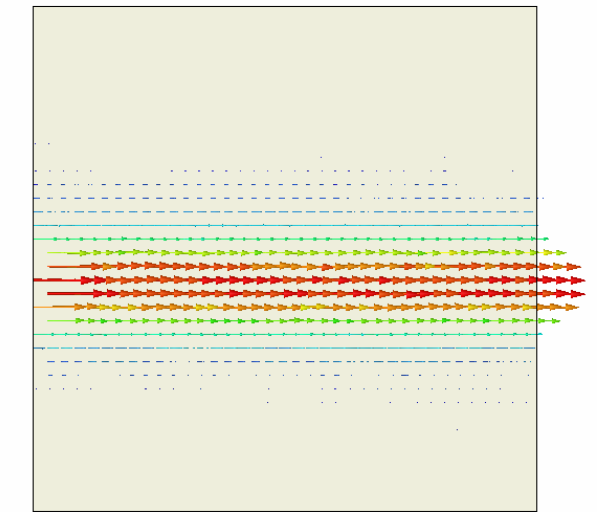
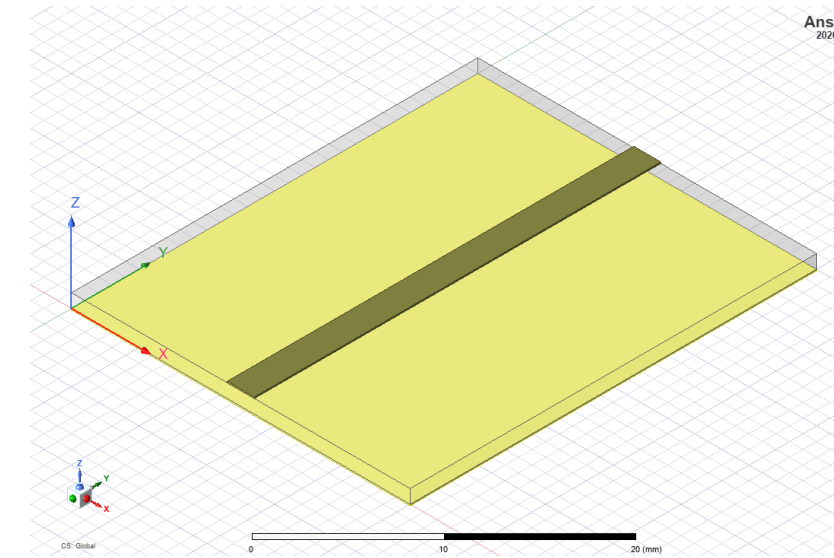
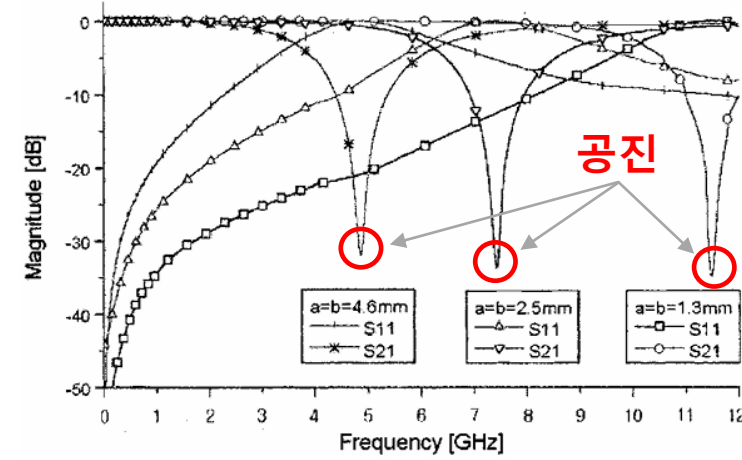
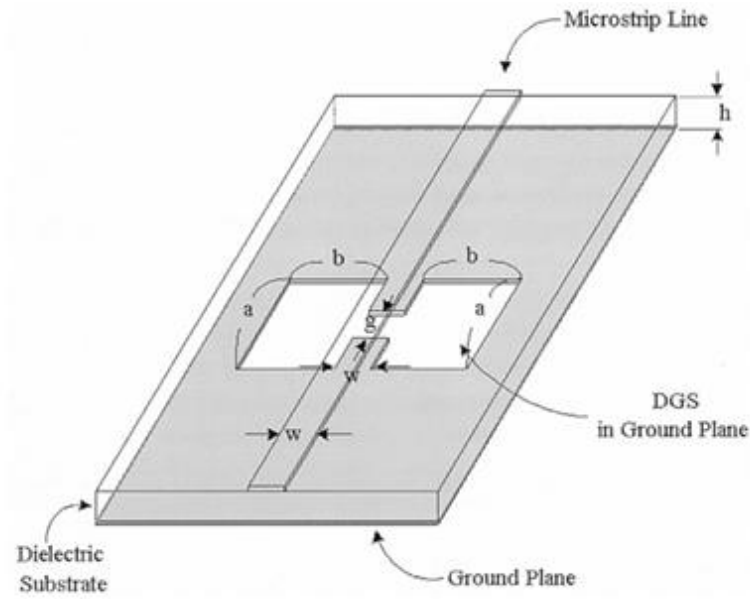


Fig 5. Transmission line의 EM simulation 결과

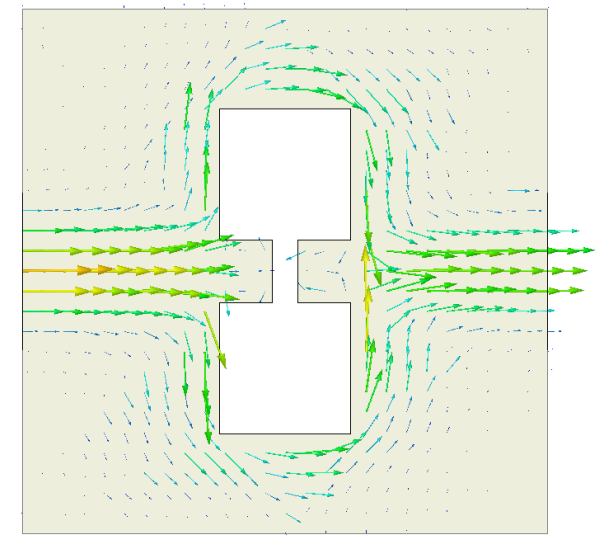
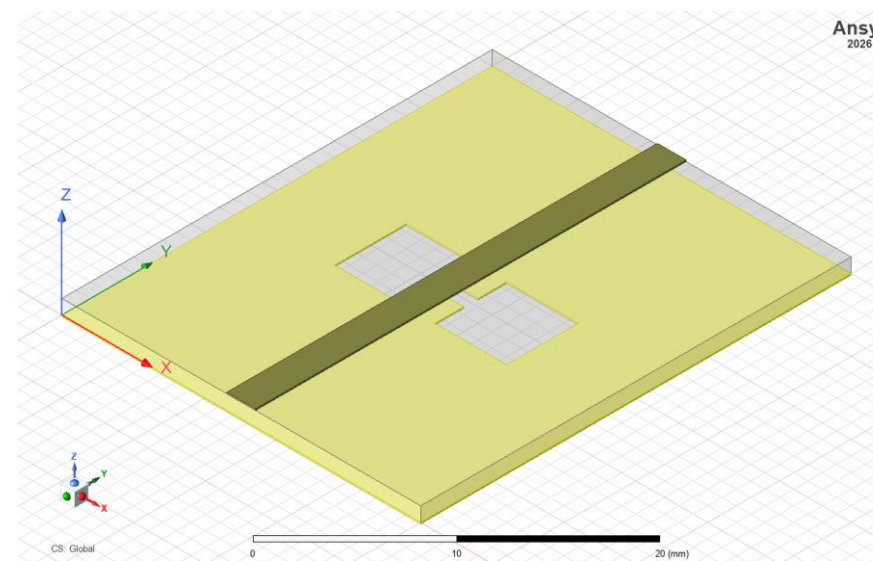
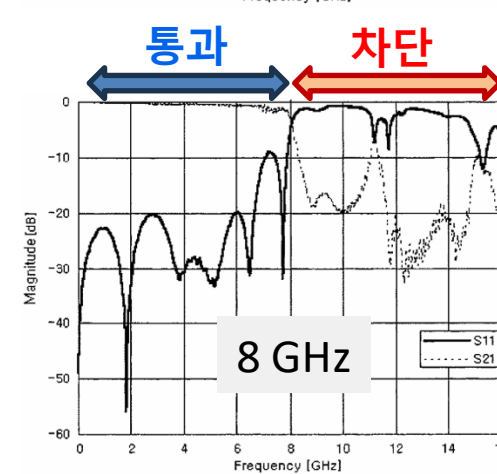
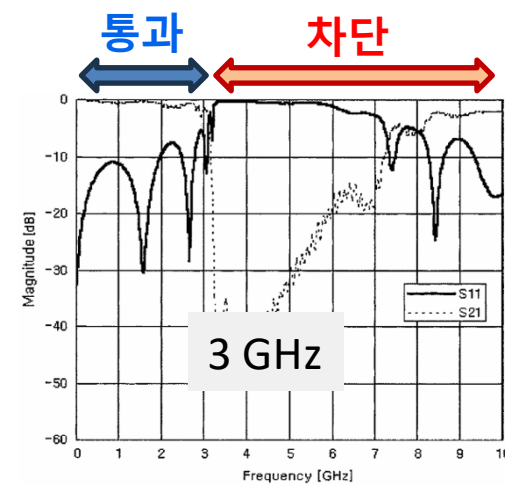
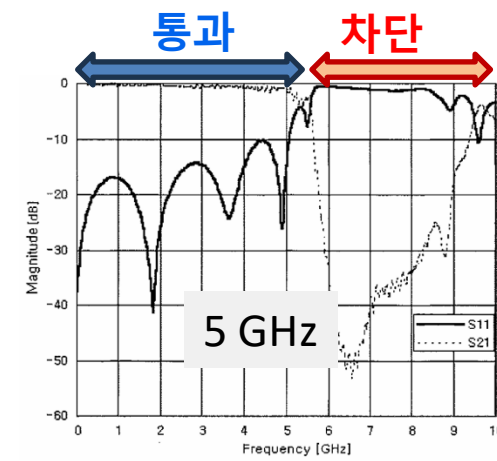
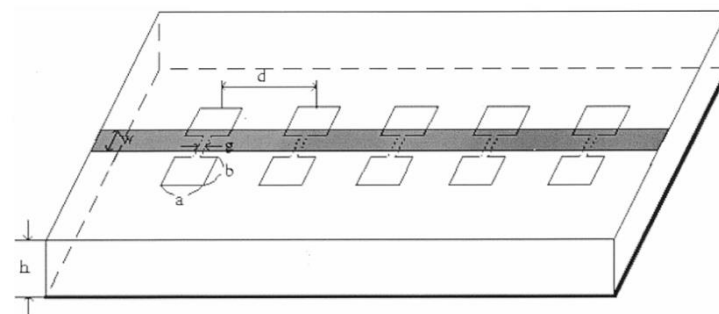


Fig 6. Transmission line with DGS의 EM simulation 결과

02 High-Speed Digital 신호 분석 (Signal Integrity)

Via Stub

반사 및 공진 유발 메커니즘

전달 손실(Insertion Loss)

전달 손실 증가 원인 분석

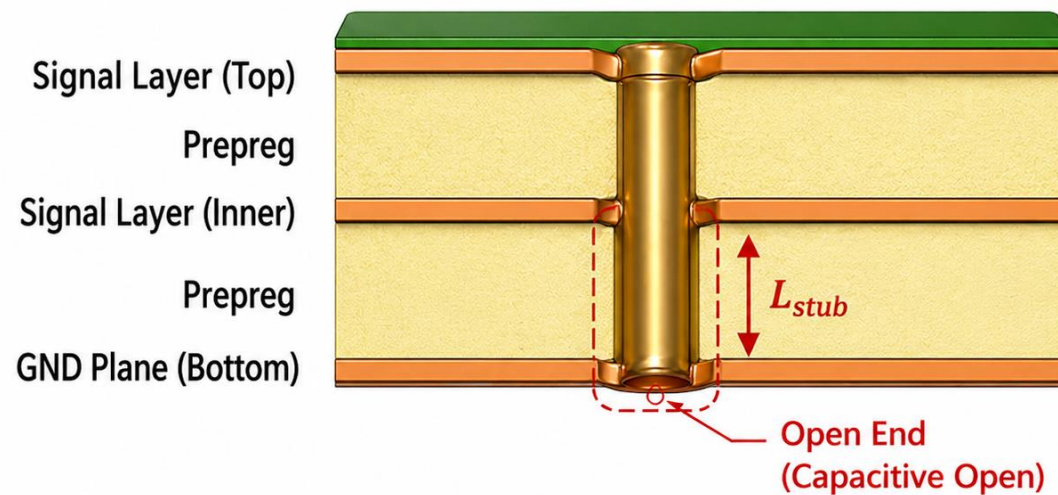
Eye Diagram

열화 및 신호 왜곡 진단

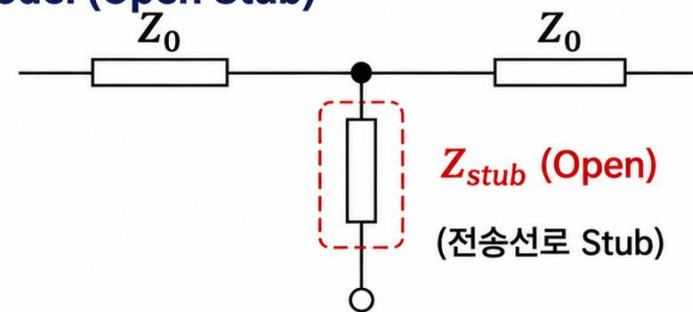
Via Stub (Transmission Line Discontinuity)

1. 구조 (Geometry)

Via Stub 구조 (Open Stub)



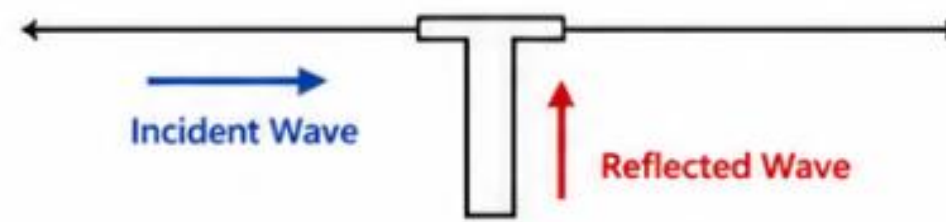
Equivalent Model (Open Stub)



- ✓ Via 아래의 사용되지 않는 구간이 Stub
- ✓ Open-ended 구조 → 임피던스 불연속 발생

2. 물리 메커니즘 (Mechanism)

① Stub 끝에서 신호 반사 발생



② Standing Wave 형성

- Stub 내부에서 입사파와 반사파가 중첩되어 Standing Wave(정재파) 형성



③ 특정 주파수에서 공진 발생

- Stub 길이가 특정 주파수의 $\lambda/4$ 가 되면 공진

$\lambda/4$ 공진 조건 (Open Stub)

$$f_{res} \approx \frac{c}{4 \cdot L_{stub} \cdot \sqrt{\epsilon_{eff}}}$$

c: 빛의 속도, ϵ_{eff} : 유효 유전율

3. 설계 영향 (Design Impact)



Stub 길이와 공진 주파수 관계

- Stub 길이 증가 → 낮은 공진 주파수



고속 신호일수록 영향 증가

- 데이터 속도 증가 → 고주파 성분 증가
- 공진 주파수가 신호 대역과 겹칠 확률 증가
- S_{21} Notch(저지) → 특정 주파수 성분 손실



설계 시 고려 사항

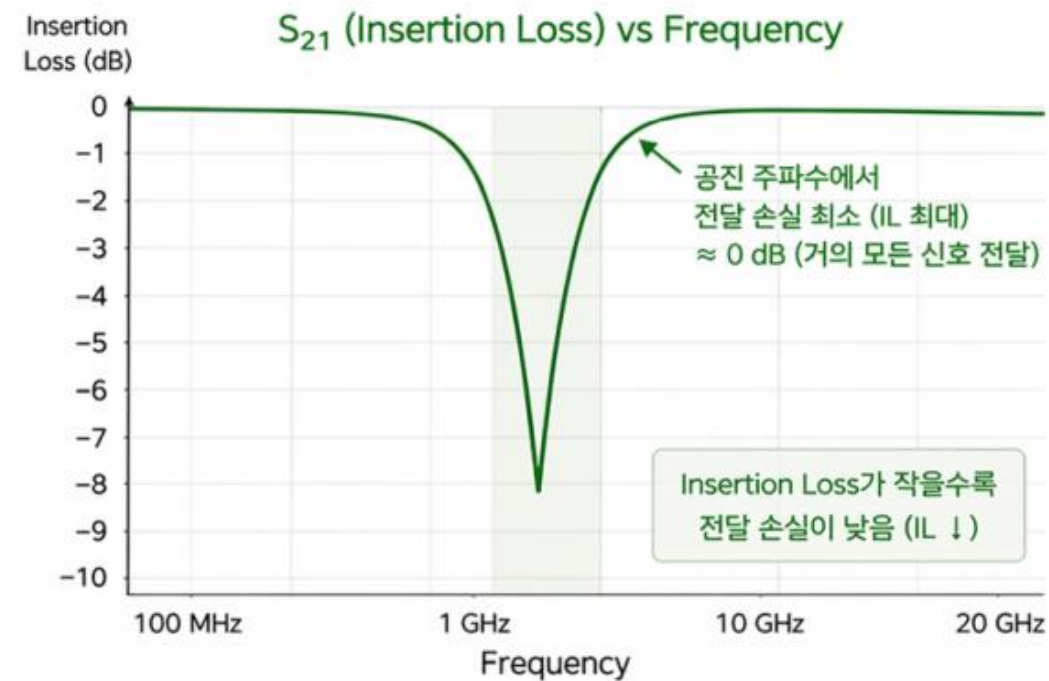
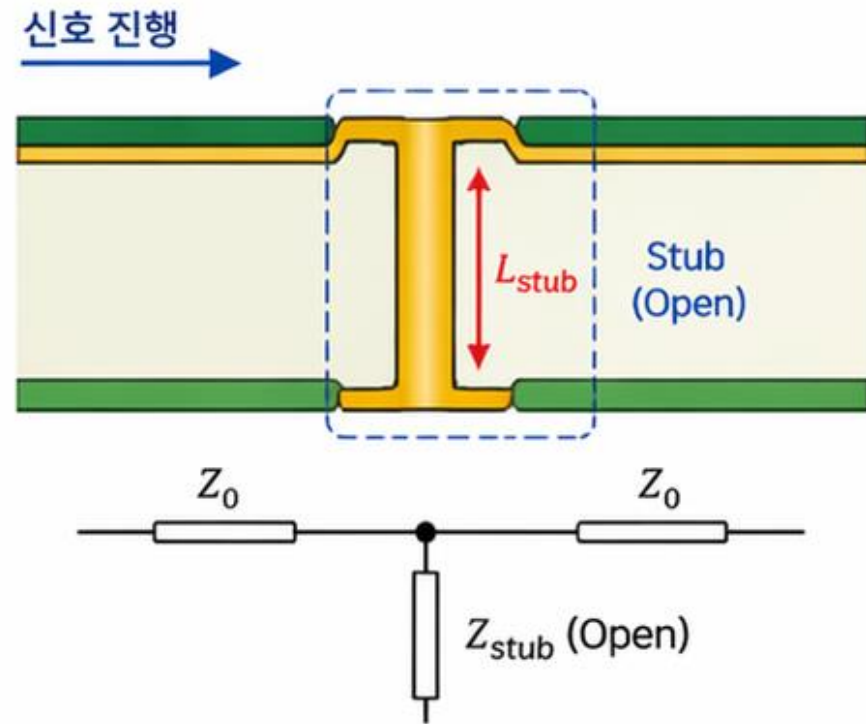
- Stub 길이 최소화
- Back-drilling, Blind/Buried Via 적용
- Via 구조 최적화로 불연속 영향 저감



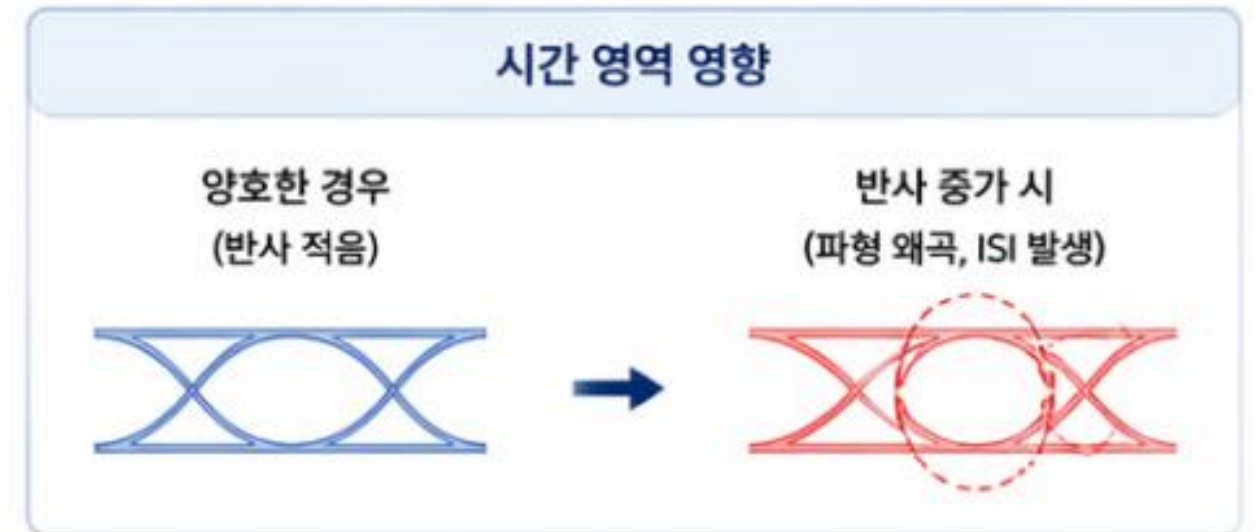
설계 기준 (Rule of Thumb)

- Stub 길이 $\leq \lambda/10$ 이하 권장
- 고속 인터페이스(SerDes, DDR 등)에서는 Stub 제거(Back-drilling)필수

전달 손실(Insertion Loss)

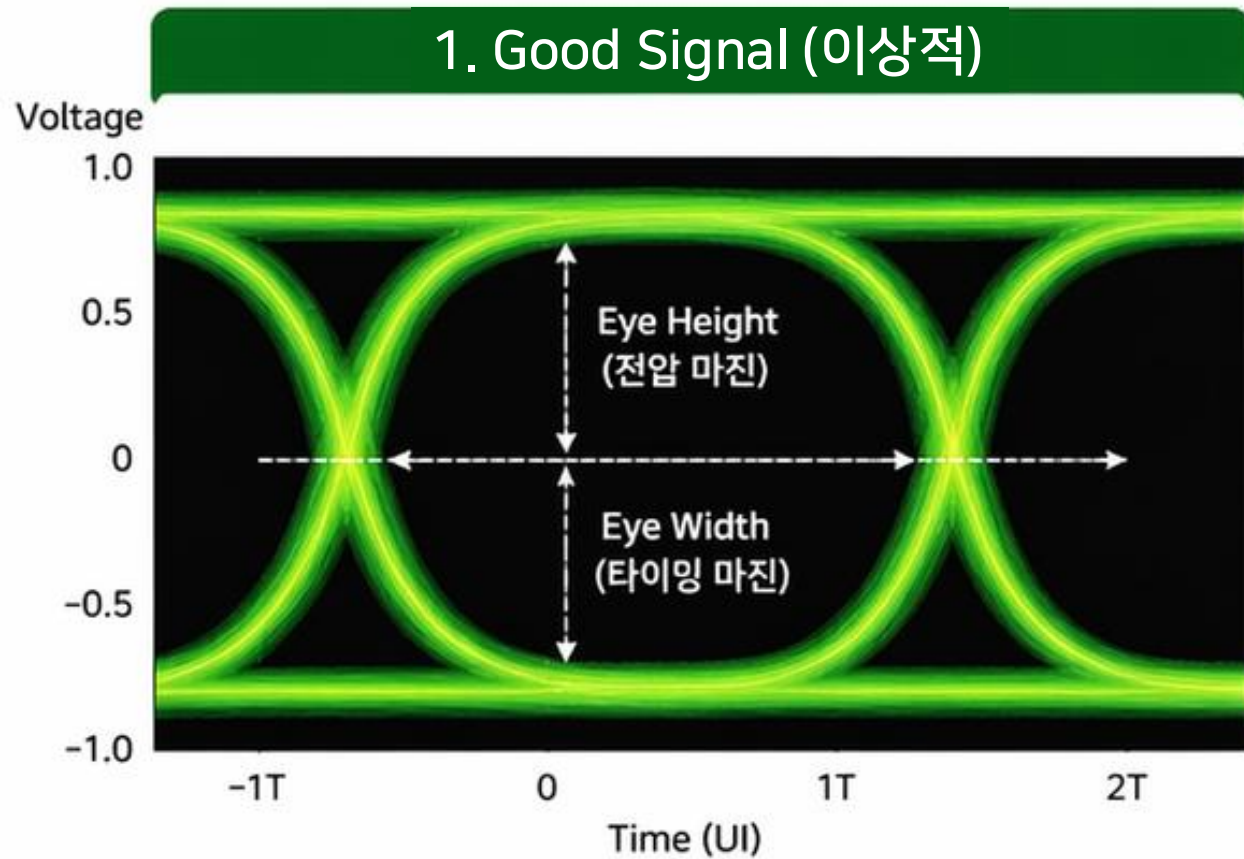


- ✓ Stub 길이로 인한 임피던스 불연속 발생 → 신호 반사 및 공진 발생
- ✓ Via Stub 길이 및 구조에 따른 특정 주파수 공진 발생
- ✓ 특정 주파수 반사 증가 → 특정 주파수 성분 손실
- ✓ 파형 왜곡/ISI → SI 품질 저하



Return Loss 악화 → 반사 증가 → 주파수 성분 손실
→ 파형 왜곡/ISI → 신호 무결성 저하

Eye diagram

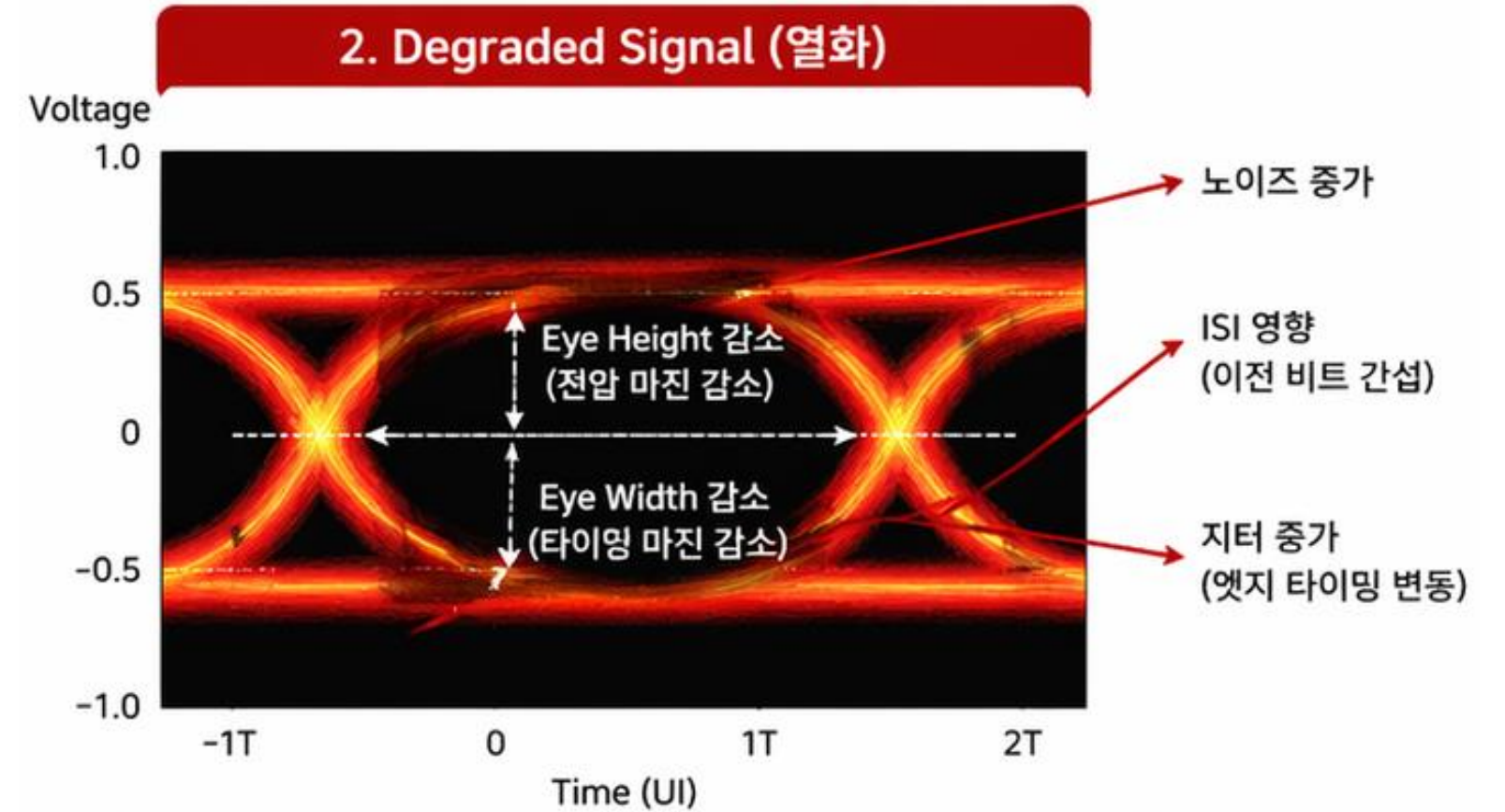


- ✓ 넓은 Eye Opening → 큰 마진 확보 → 오류 확률 낮음
- ✓ 신호 무결성 양호

Eye Closure (열화)



Via Stub Reflection
Return Loss 악화
Loss
Noise / Jitter 증가
↓
신호 왜곡 (시간 영역)



- ✓ Eye가 닫힐수록 마진 감소 → 오류 확률 증가
- ✓ 파형 왜곡, ISI, Jitter로 시스템 성능 저하

Eye Diagram은 원인이 아니라 결과입니다. → SI 문제는 Eye에서 "보인다", 하지만 원인은 "주파수 영역"에 있다.

SI 분석 (Analysis of Signal Integrity)

Verification of high-speed differential signal lines.



Phase noise measurement.



전원 무결성 분석 (Power Integrity)

Dynamic Voltage Drop

부하 변화 시 순간 전압 강하

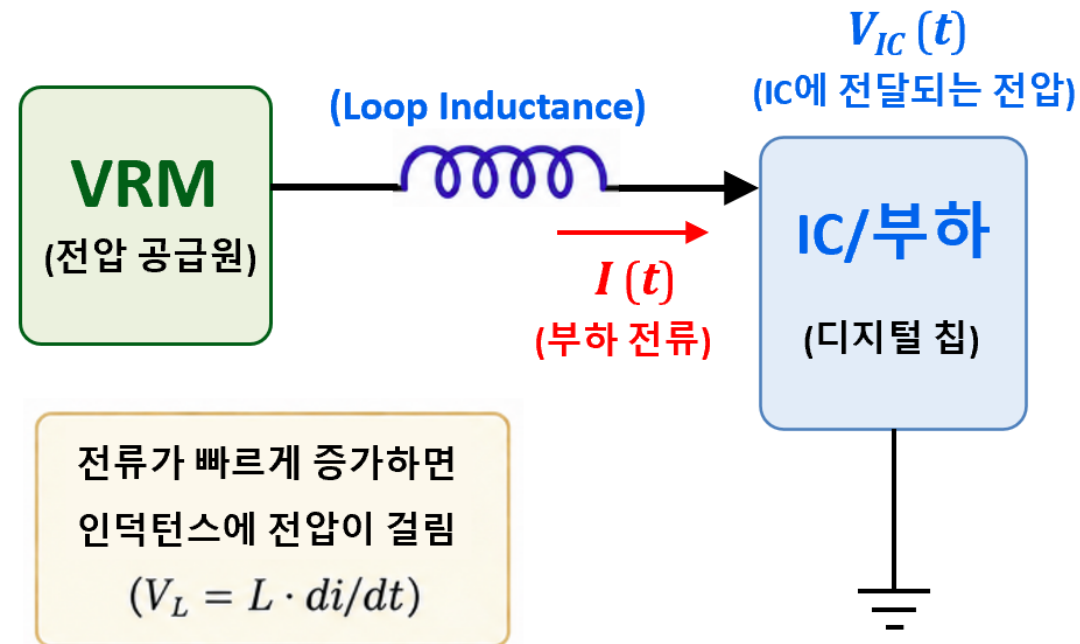
PDN 공진

Power Distribution Network Resonance

디커플링 설계 문제 진단

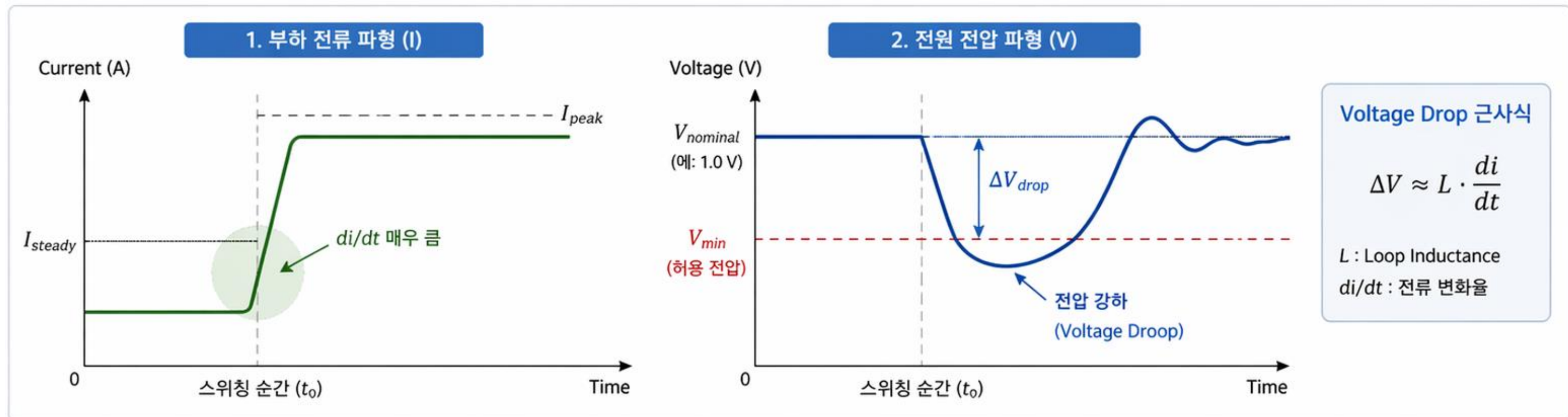
열화 및 신호 왜곡 진단

Dynamic Voltage Drop (DVD)

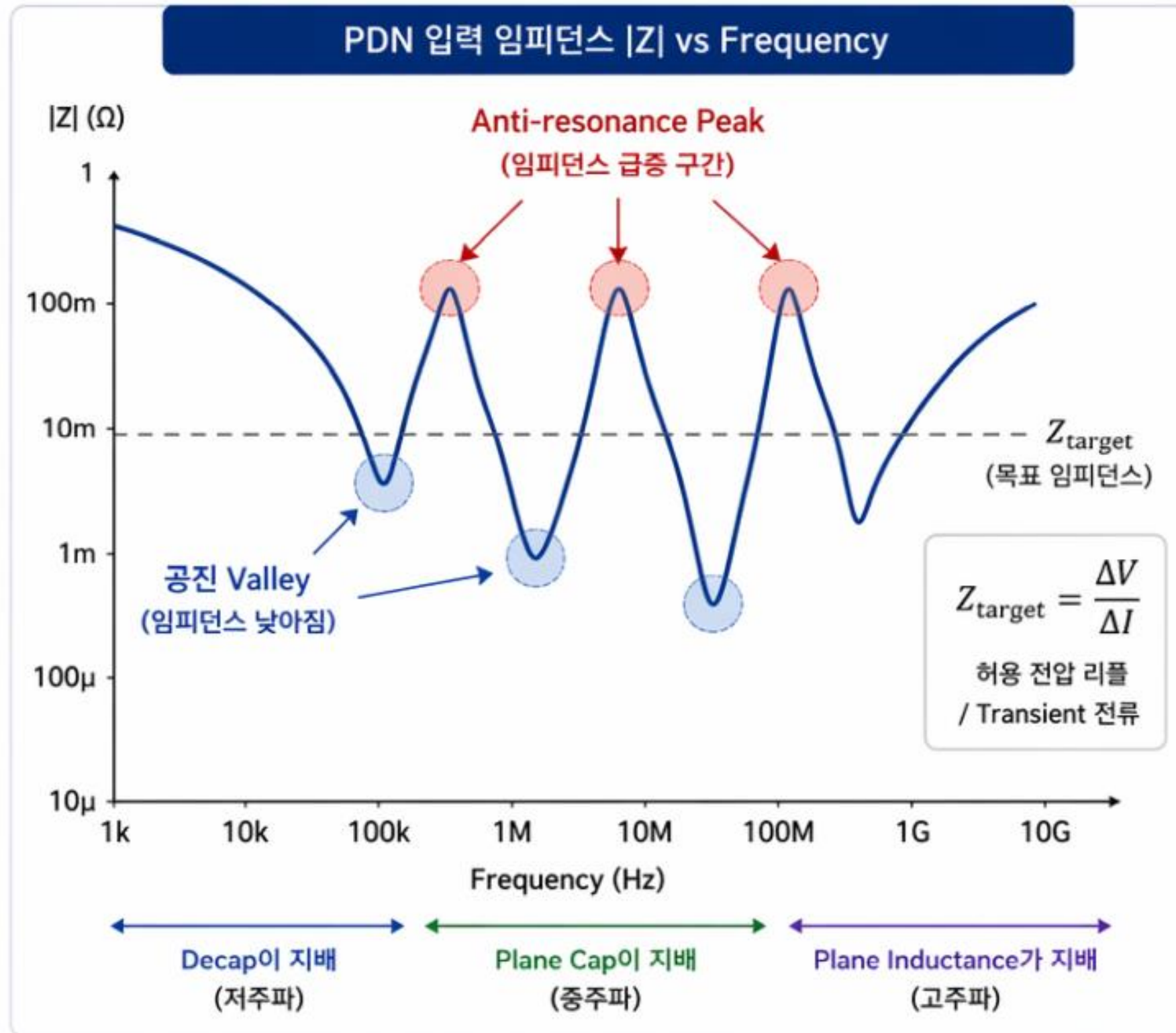


PDN 전원 공급 경로 (단순화)

- ✓ 디지털 회로는 스위칭 순간에만 전류를 크게 소비
- ✓ 수 많은 TR이 동시에 스위칭 → 내부 커패시턴스 충전, 방전
- ✓ 매우 짧은 시간에 전류가 급격히 증가 → di/dt (전류 변화율) 증가



PDN 공진 (Power Distribution Network Resonance)



PDN은 주파수 응답을 갖는 RLC 네트워크

- Power/GND Plane의 기생 L/C
- Decoupling Capacitor의 ESL/ESR
- Via, Package, Plane 구조 등
- ➔ 공진(Resonance) / 안티공진 (Anti-resonance) 발생

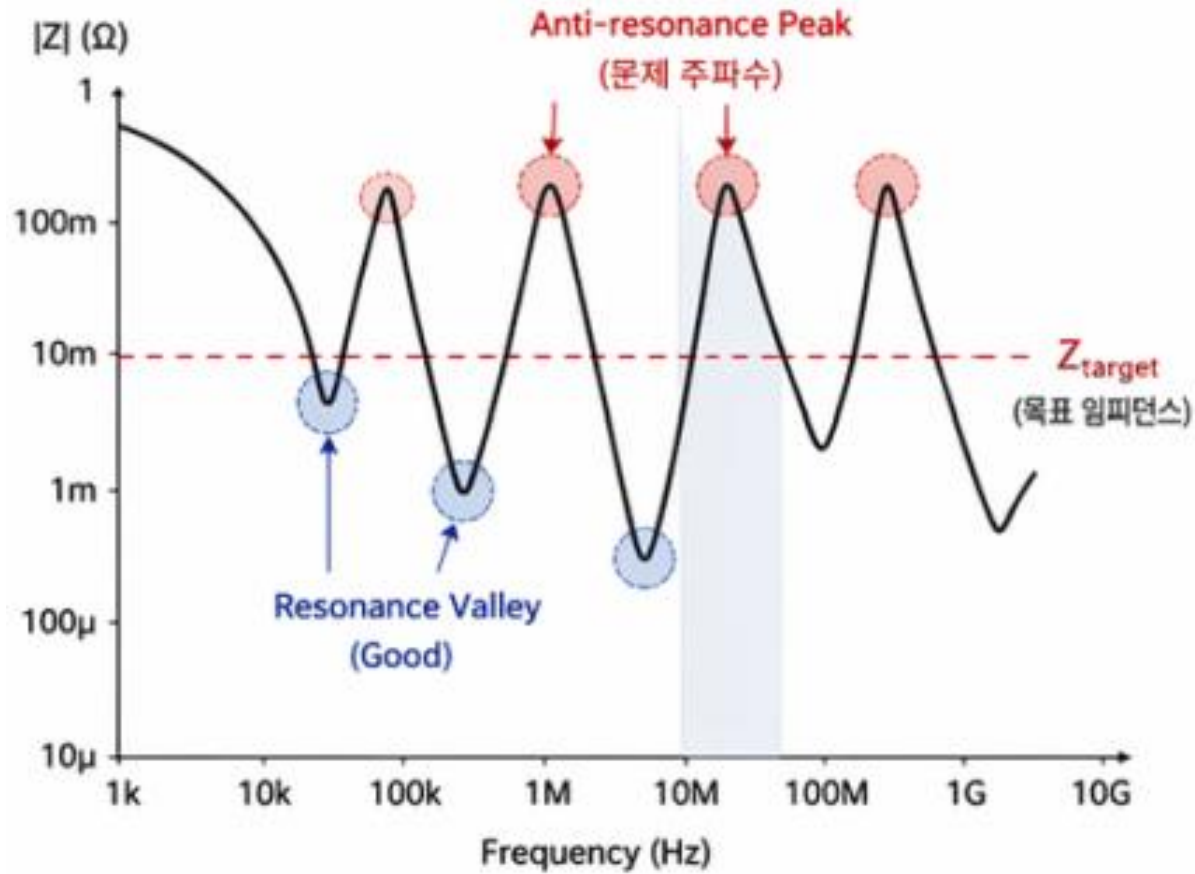
PDN 입력 임피던스

- **Anti-resonance Peak**
- **Resonance Valley**
- PDN의 성능은 모든 주파수 대역에서 Z_{target} 이하로 유지되어야 함 ➔ DVD/노이즈 문제 발생

디커플링 설계 문제 진단 (PDN 튜닝 전략)

1. 문제 진단 (Analysis)

■ 임피던스 프로파일에서 문제 확인



진단 포인트

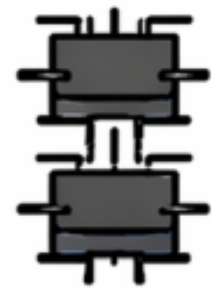
- ✓ Z_{target} 위로 솟은 Peak 주파수 확인
- ✓ Peak가 높은 구간에서 전압 강하/ 노이즈 문제
- ✓ Decap 구성, 위치, 경로 인덕턴스 등 점검

2. 튜닝 전략

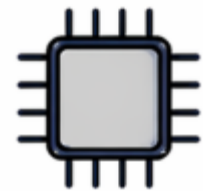


① 타겟 임피던스 설정

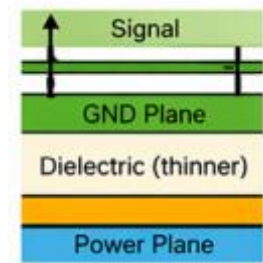
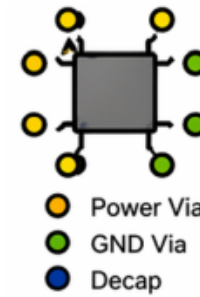
$$Z_{target} = \frac{\Delta V_{allow}}{\Delta I_{transient}}$$



② 디커플링 커패시터 튜닝



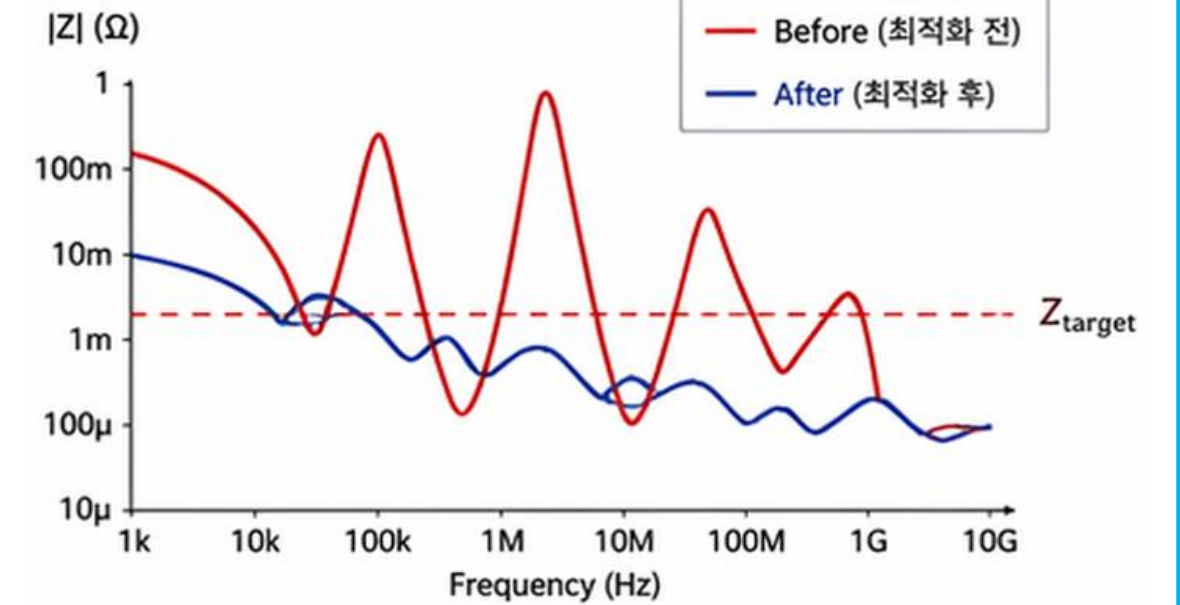
③ Lay out / Via 최적화



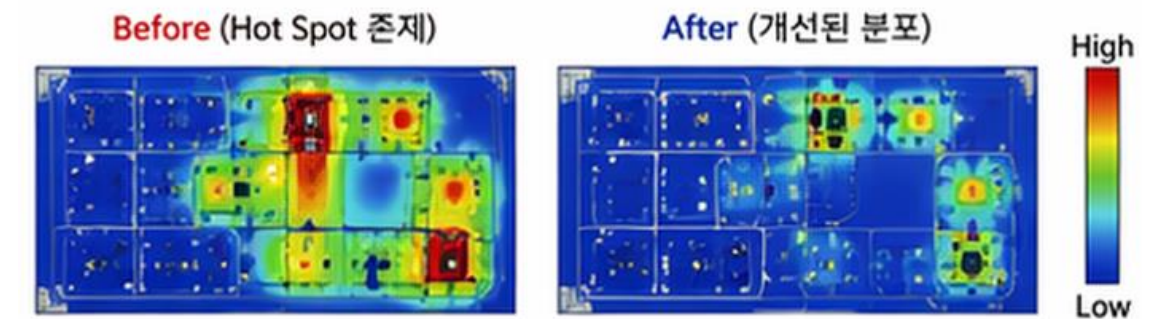
④ Stack-up / 평면 구조 최적화

3. 결과 검증 (Verification)

■ 튜닝 후 임피던스 비교



■ 전압 분포 / 전류 밀도 맵 확인



검증 포인트

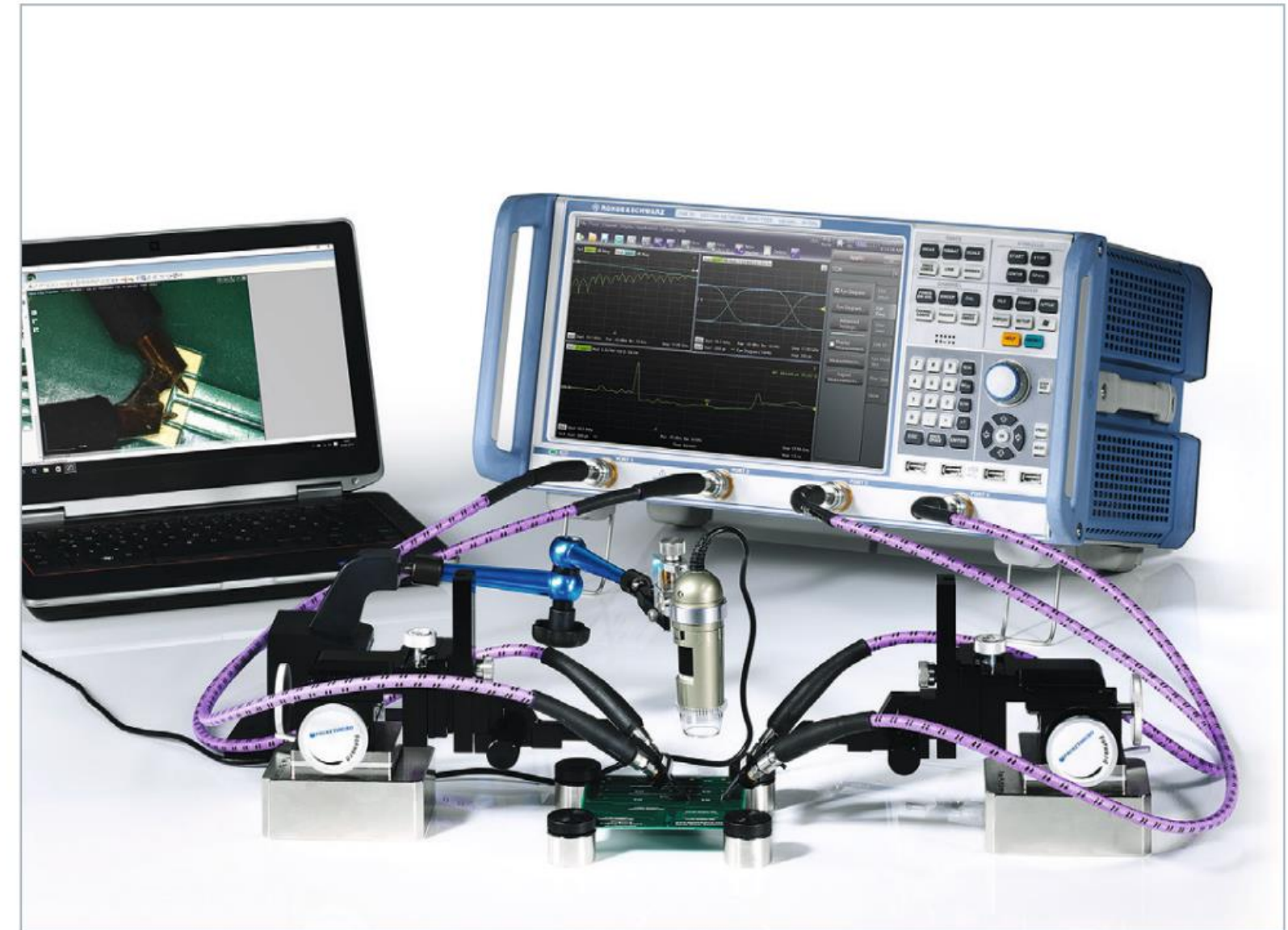
- ✓ 모든 주파수에서 $Z(\omega) \leq Z_{target}$ 유지
- ✓ 전압 노이즈 및 Hot Spot 감소
- ✓ 시뮬레이션 ⇔ 측정 상관성 확인

PI 분석 (Analysis of Power Integrity)

Power integrity measurement.



PDN impedance measurement.



System-level EMI 진단

EMI는 시스템 전체의 구조 문제

Self-Interference 분석

내부 Noise가 내부 시스템에 피해

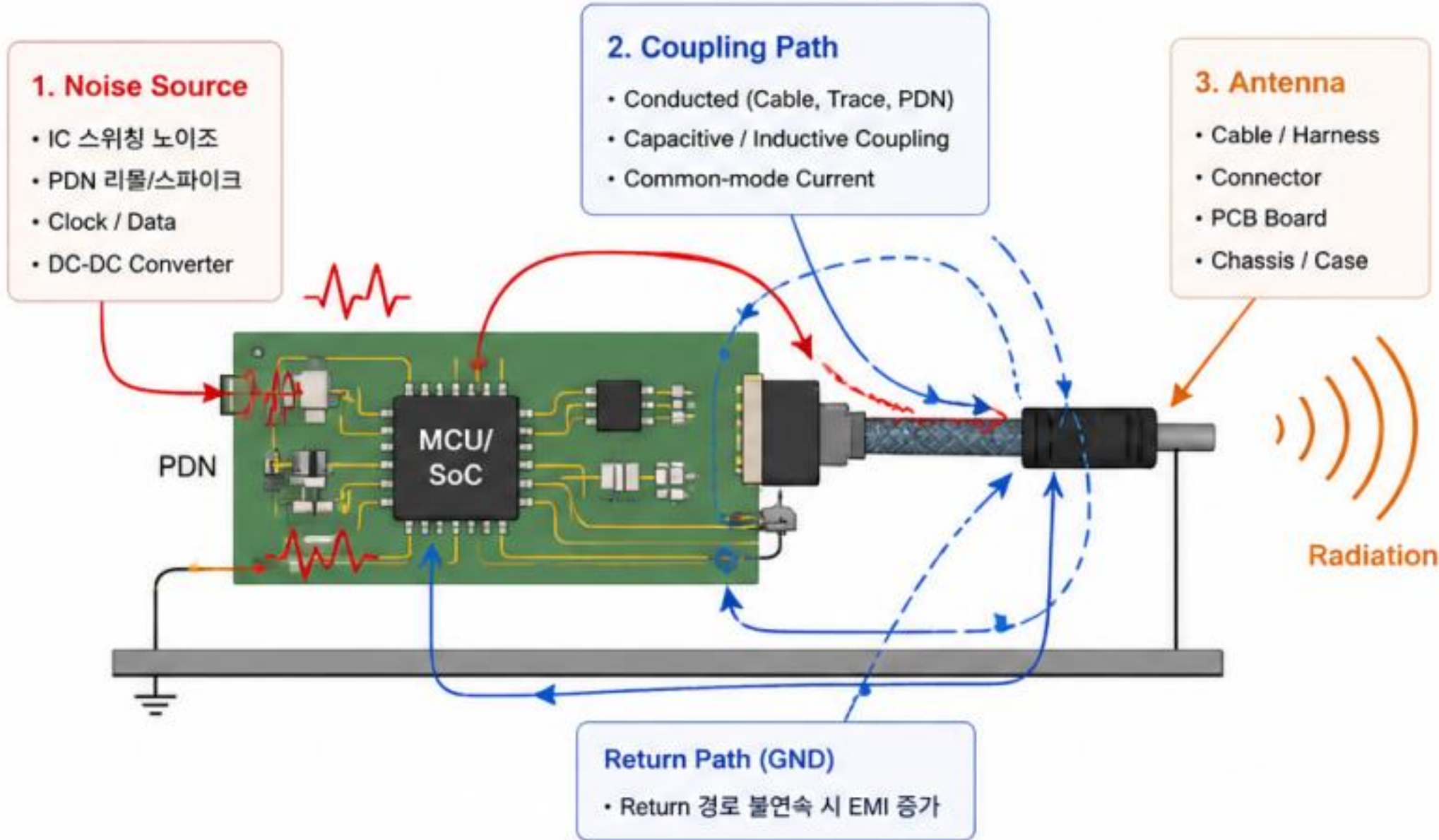
EMC Compliance 대응 전략

Electromagnetic Compatibility (전자파 적합성)

- *EMI(Electromagnetic Interference): 전자파 간섭
- *EMS(Electromagnetic Susceptibility): 전자파 내성
- *EMC(Electromagnetic Compatibility): 전자파 적합성

System-level EMI 진단

1. EMI는 3가지 요소에 의해 발생합니다.



2. 핵심 포인트



시스템 관점이 필요

- PCB 단일 분석만으로는 원인 파악 한계
- 케이블 / 커넥터 / 샤페까지 포함해야 정확한 EMI 원인 분석 가능



전도와 방사의 연계

- 전도된 노이즈가 구조물(안테나)을 통해 방사로 변환
- 공통모드 전류가 주요 방사 매커니즘



진단의 목적

- 주요 Noise Source 식별
- Coupling Path 파악 및 약화
- Antenna 구조 최소화로 방사 억제

주요 점검 항목

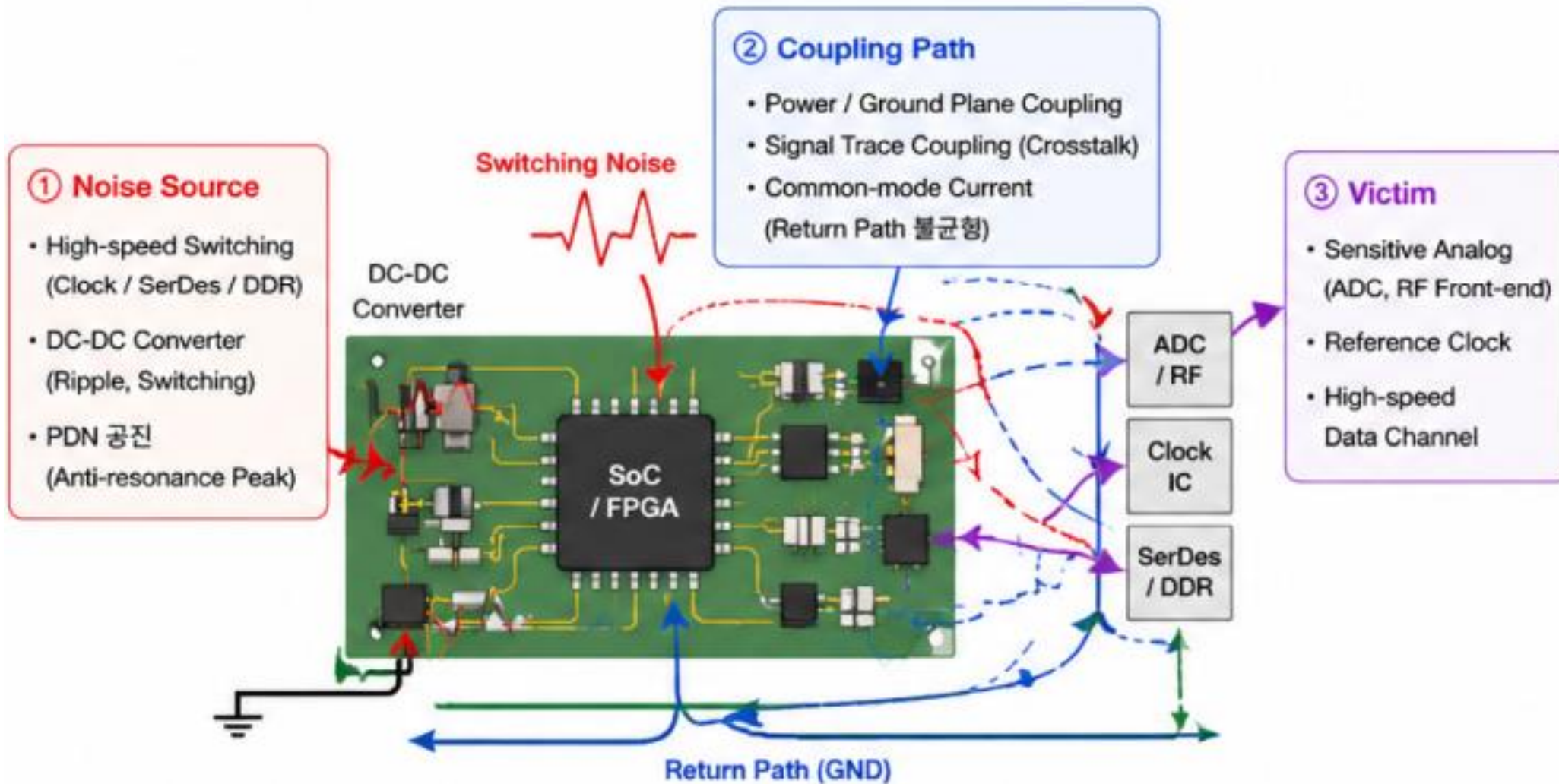
- ✓ 케이블 길이 / 경로 / 차폐 상태
- ✓ 커넥터 그라운드 연속성
- ✓ PCB 리턴 경로 연속성
- ✓ 샤페 접지 및 본딩 상태



EMI는 회로 문제가 아니라 구조 문제이므로,
시스템 전체 관점에서 진단해야 정확한 원인을 찾을 수 있습니다.

Self-Interference 분석

1. Self-Interference 매커니즘

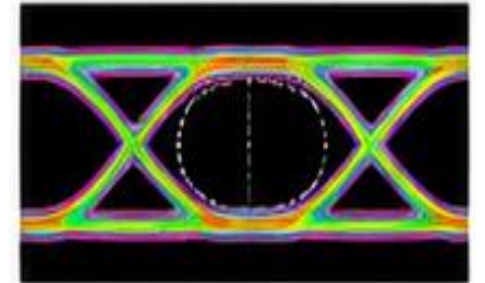


2. Self-Interference로 인한 영향



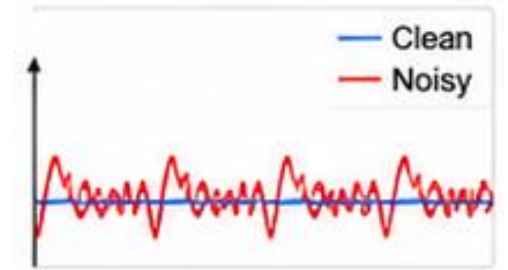
Signal Integrity 영향

- Eye Diagram Closure
- Jitter 증가
- Bit Error 증가



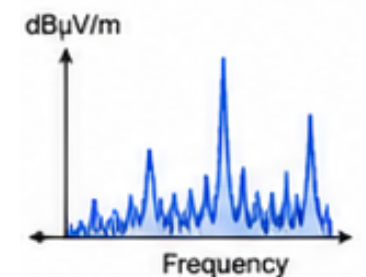
Power Integrity 영향

- Supply Ripple 증가
- Ground Bounce
- Timing Instability



EMI 영향

- 내부 Noise가 외부로 방사
- Cable/Connector를 통한 전도
- 구조물을 통한 방사



주요 포인트

➤ 노이즈는 사라지지 않는다

내부에서 생성된 에너지는 반드시 전도/결합/방사의 형태로 이동한다.

➤ Self-Interference의 본질

Noise Source → Coupling Path → Victim 이 구조가 시스템 내부에서 반복되어 성능 저하와 EMI를 동시에 유발한다.

➤ 엔지니어의 오해

SI 문제해결 = EMI 해결
경로만 바뀌거나 다른 영역에서 다른 문제를 만든다

➤ 핵심 결론

문제의 원인은 부품이 아니라
경로(Coupling)와 구조에 있다.

EMC Compliance 대응 전략

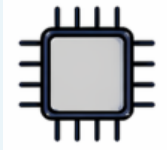
1. EMC 대응 프로세스

설계 단계



요구사항 정의

- EMC 규격 및 목표 설정
- 시스템 환경 / 사용 시나리오 정의



EMC 설계

- 회로 / Lay out / 기구 설계 반영
- Filtering, 접지, 차폐, 배선 최적화



사전 시뮬레이션

- SI/PI/EMI 시뮬레이션 수행
- 문제 가능성 예측 및 설계 보완

검증 단계



Pre-Compliance 측정

- EMC Pre-scan (Radiated / Conducted)
- Near-field Scan으로 문제 원인 분석



디버깅 및 개선

- 원인 분석 기반 설계 수정
- 필터, 페라이트, 차폐 등 대책 적용

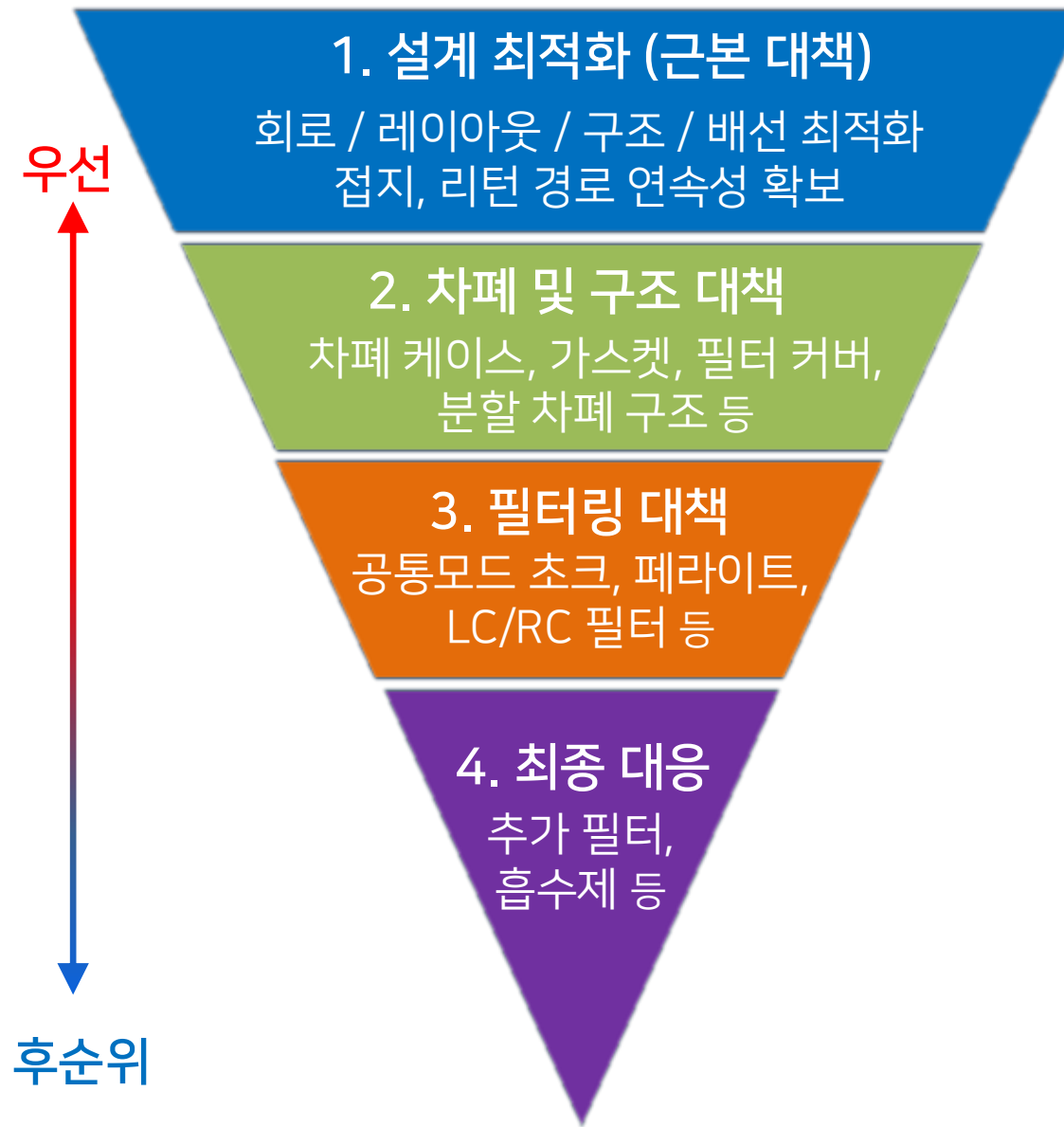
생산 단계



최종 Compliance 시험

- 공식 시험소 Full Test
- 문서화 및 인증 획득

2. EMI 대책 우선순위



우선순위를 지키지 않으면 비용 증가 및 성능/신뢰성 저하의 원인이 됩니다.

3. 측정 기반 디버깅 전략

Spectrum Analyzer



- EMI 강도 측정 (Radiated / Conducted)
- 주파수 대역별 문제 확인

Network Analyzer



- S-Parameter 측정 (S11/S21)
- 임피던스 불연속/ 반사 특성
- 공진 주파수 및 전달 특성

Oscilloscope



- 신호 품질/전원 무결성 확인
- 노이즈 발생 매커니즘 분석



측정 기반 반복 개선

원인 제거 후 재측정으로 효과 확인

EMI / RF 문제 분석 (Analysis of Electromagnetic Interference)

EMI debugging using oscilloscope.



EMI debugging using testreceiver.

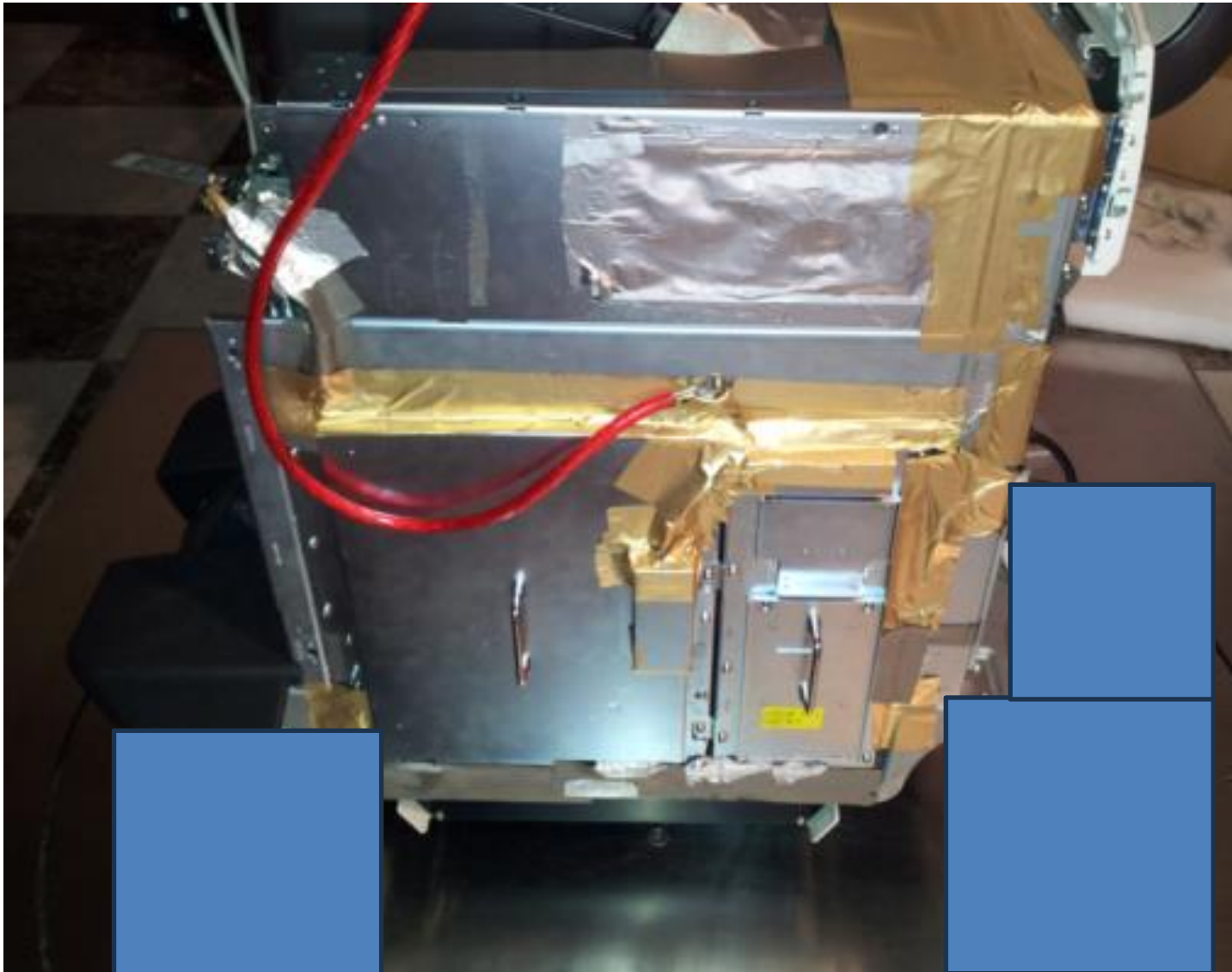


실전 사례: 초음파 장비 EMC 인증



EMI 인증 시험이 진행되는 챔버

기존의 EMI 개선 조치 방법



방열을 위한 곳은 open

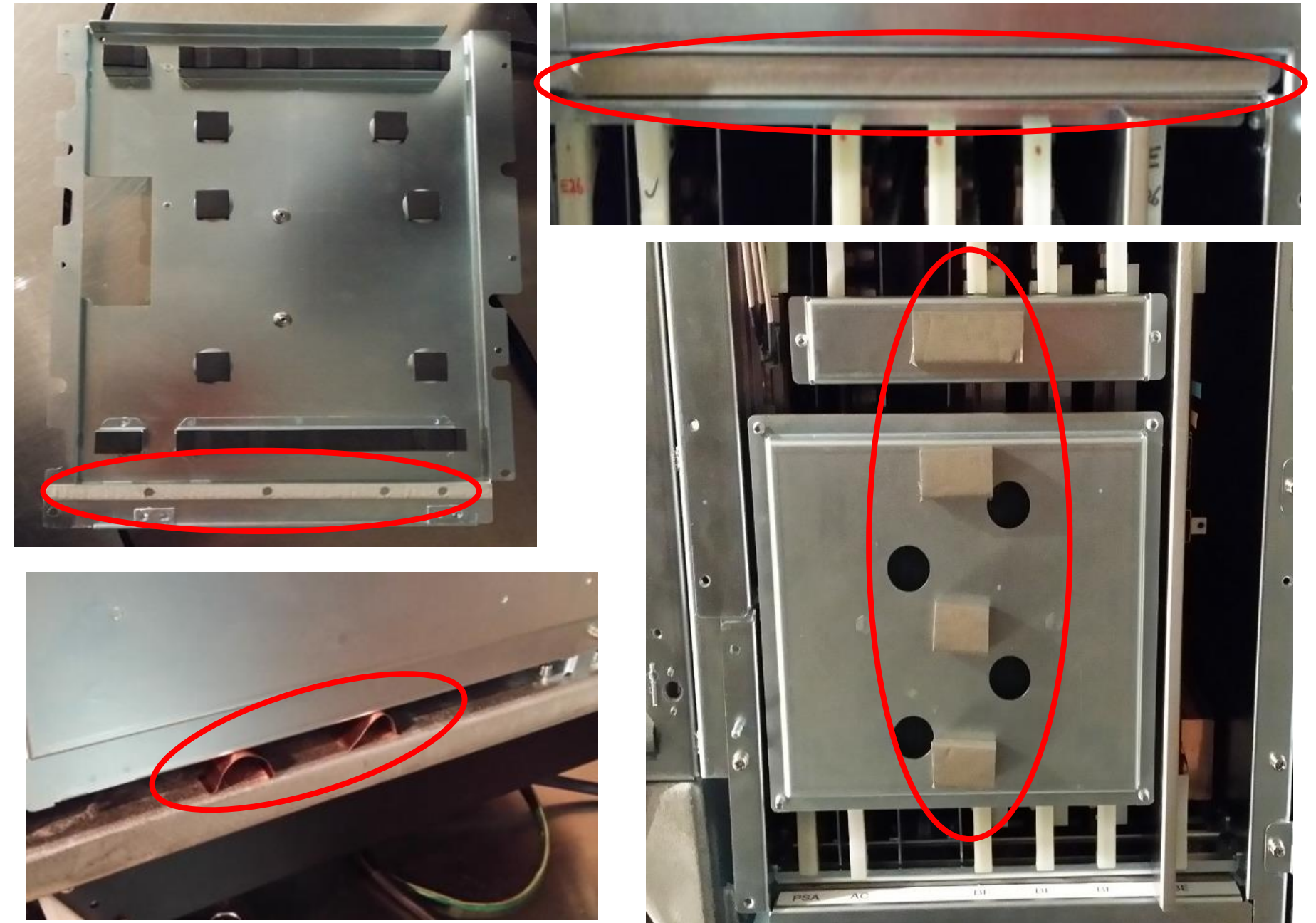
EMI 방사 원인을 제대로 파악하지 못한 것으로 판단됨.
기구적으로 불가능한 방법으로 EMI 문제를 해결 방법 제시.

기존의 EMI 개선 조치 방법



EMI 방사 원인을 제대로 파악하지 못한 것으로 판단됨.
기구적으로 불가능한 방법으로 EMI 문제를 해결 방법 제시.

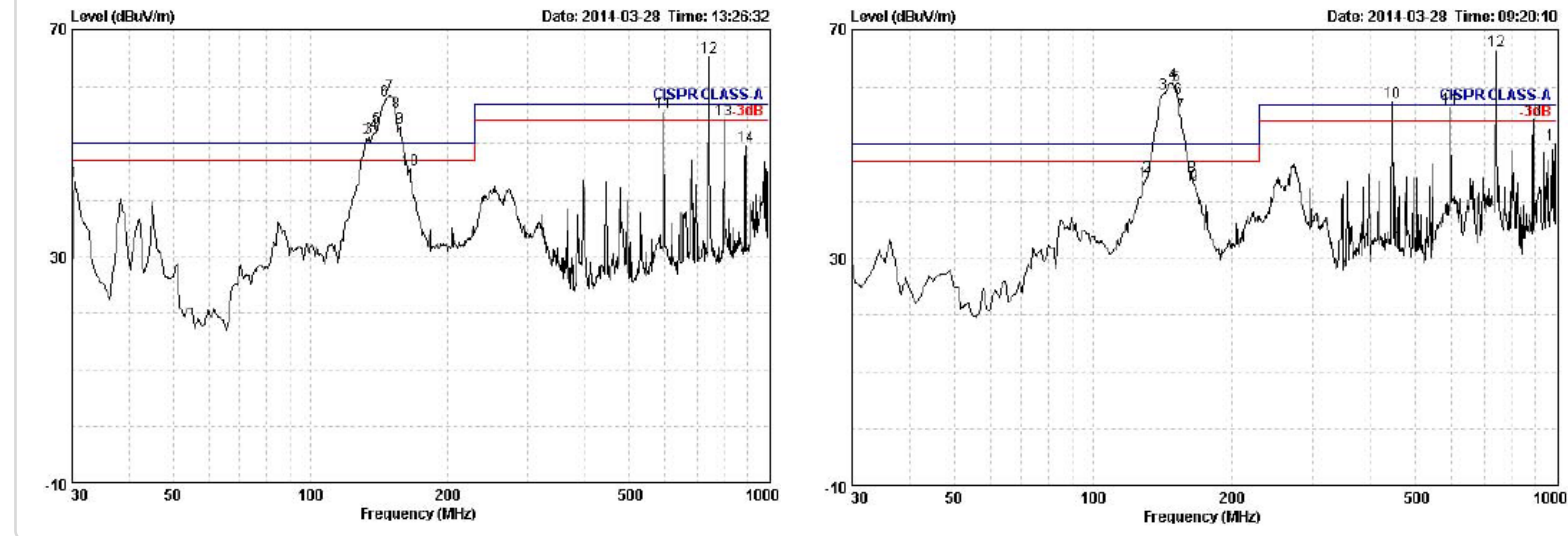
EMI 개선 조치 방법 (Smart)



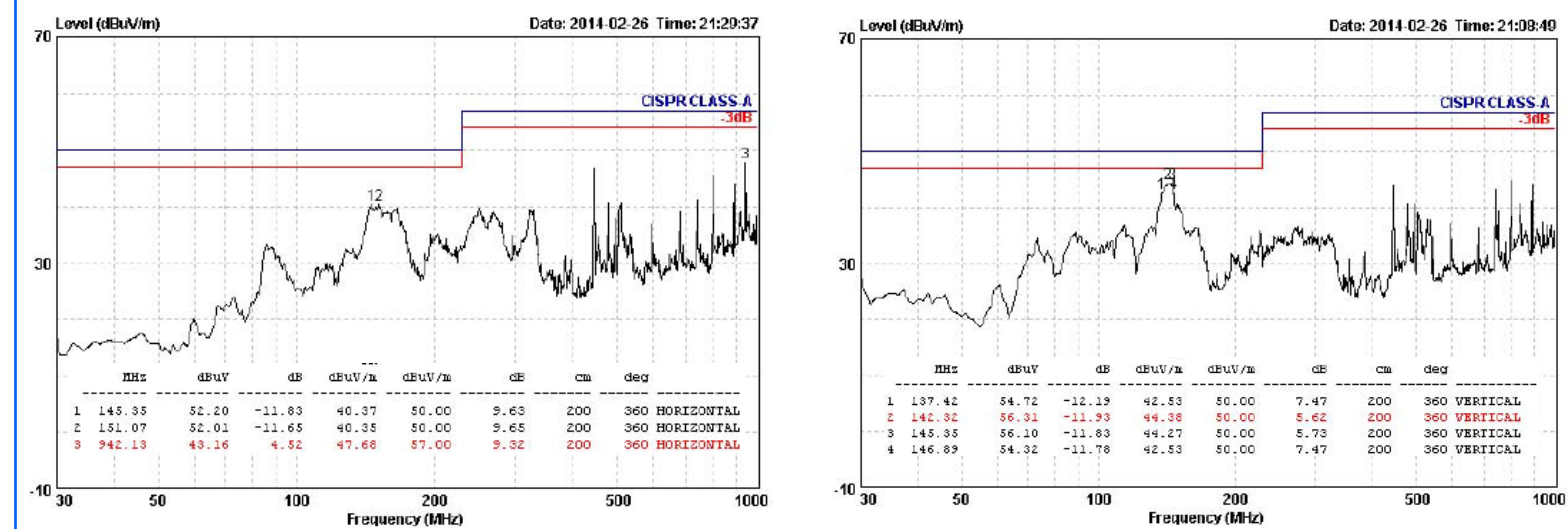
EMI 방사의 문제가 되는 주파수의 원인을 명확히 파악.
기구팀원과 함께 현재 시점에서 적용 가능한 방법을 제시.
기구팀의 설계 변경 최소화 (원가 절감)

☑ 초음파 장비 EMI 측정 결과 (제안된 Solution 적용 후)

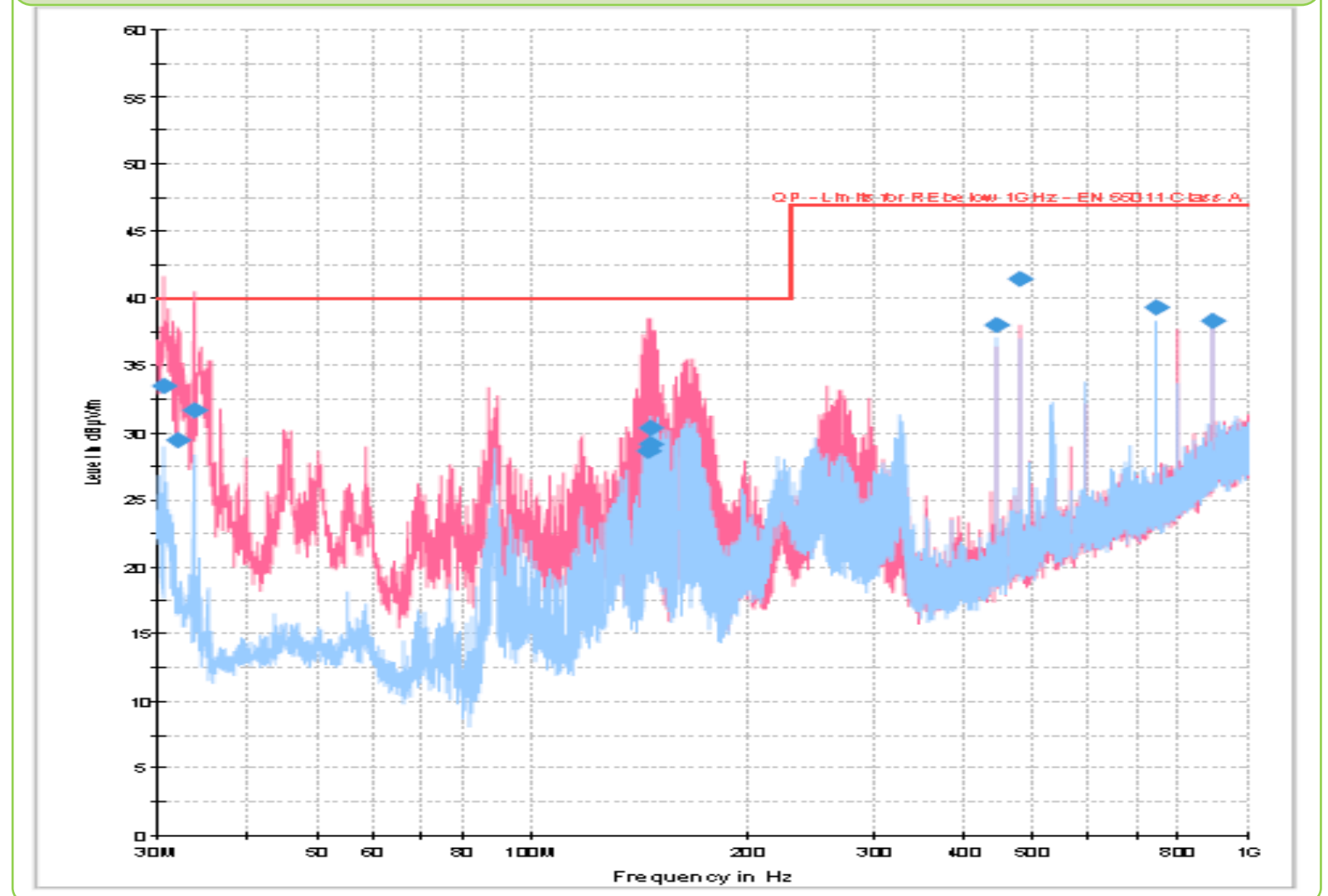
EMI 개선 작업 전



EMI 개선 작업 후



EMI 규격 시험 결과 (인증기관)



비용 절감 / 개발 기간 단축 Case

EMC Lab. 개선검증 비용

02-28

입회번호	입회시간	규격시험	개발 담당자	Data	시간	Lab. 사용료(₩)
NK-13-E-757	양산품검증(방사시험)	3관 10 m Chamber	A	9 13	-	600,000
NK-13-EL-460	양산품검증(방사시험)	3관 10 m Chamber	B	11 5	-	900,000
NK-13-EL-504	입회 12.0 시간	3관 10 m Chamber	C	12 3	12	2,160,000
NK-13-EL-505	입회 5.0 시간	3관 10 m Chamber	D	12 4	5	900,000
NK-13-EL-513	입회 6.0 시간	3관 10 m Chamber	E	12 7	6	1,080,000
NK-13-EL-523	입회 12.0 시간	3관 10 m Chamber	E	12 11	12	2,160,000
NK-13-EL-526	입회 11.0 시간	3관 10 m Chamber	E	12 12	11	1,980,000
NK-13-EL-531	입회 1.0 시간	3관 10 m Chamber	E	12 13	1	180,000
NK-13-EL-534	입회 4.0 시간	3관 10 m Chamber	C	12 14	4	720,000
NK-13-EL-541	입회 1.0 시간	3관 10 m Chamber	C	12 19	1	180,000
NK-14-EL-007	입회 5시간	3관 10 m Chamber, 전도	D	1 6	5	820,000
NK-14-EL-023	입회 6.0 시간	3관 10 m Chamber	E	1 15	6	1,080,000
NK-14-EL-041	입회 7.5 시간	3관 10 m 챔버	E, 김귀수	1 27	8	1,350,000
NK-14-EL-044	입회 7.5 시간	3관 10 m 챔버	E	1 28	8	1,350,000
NK-14-EL-050	입회 12.0 시간	3관 10 m 챔버 (생산EMI검증)	E	2 5	12	2,160,000
NK-14-EL-054	입회 8.0 시간	3관 10 m 챔버 (생산EMI검증)	E	2 8	8	1,440,000
NK-14-EL-064	입회 11.0 시간	3관 10 m 챔버	E	2 13	11	1,980,000
NK-14-EL-066	입회 5.0 시간	3관 10 m 챔버	A	2 15	5	900,000
NK-14-EL-080	입회 7.5 시간	3관 10 m 챔버	E	2 22	8	1,350,000
NK-14-EL-082	입회 2.0 시간	3관 10m 챔버	E	2 24	2	360,000
NK-14-EL-094	입회 9.0 시간	3관 10m 챔버	A, 김귀수, D	2 27	9	1,620,000
Total:						25,270,000
시험 기준 비용	3m chamber 및 다른 시험(전도, 정전기, 서지, Dip, 플리커 등등): ₩ 100,000/시간당					
	10m chamber: ₩ 180,000/시간당					
	초도양산검증 10m chamber 검증 & EMI report: ₩ 300,000/모델 1대 기준					

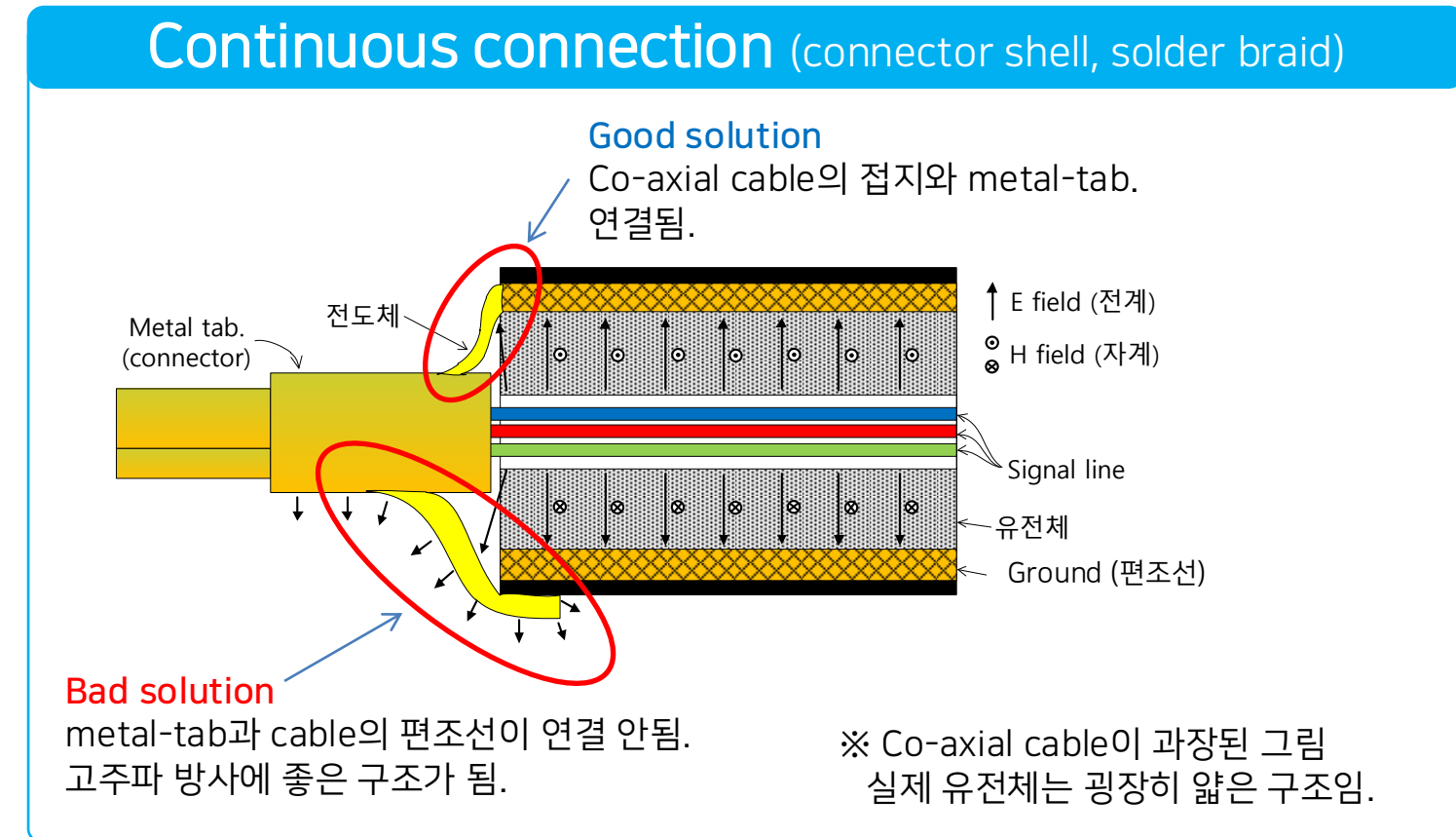
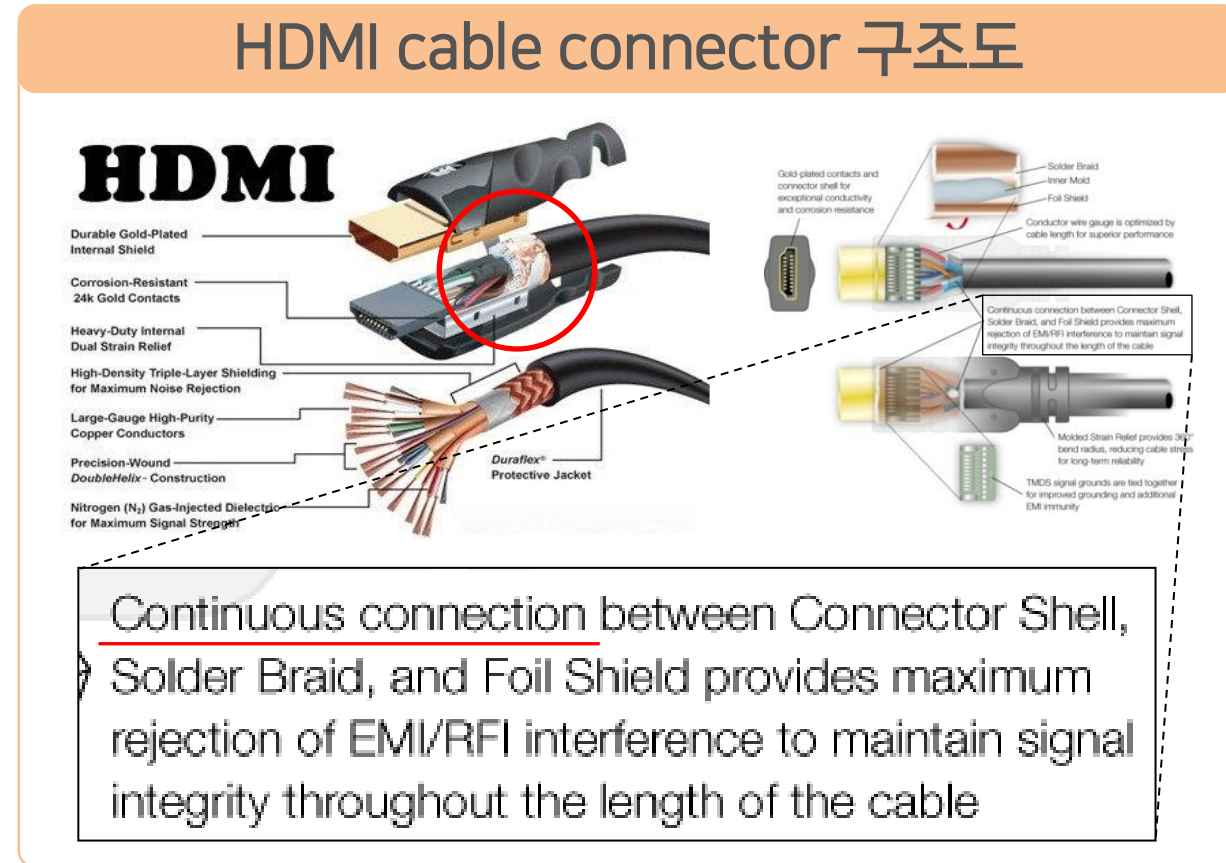
사용자	A	B	C	D	E	김귀수	Total
사용시간	11.3	5.0	17.0	12.6	89.5	5.0	140.4
사용료	₩2,040,000	₩900,000	₩3,060,000	₩2,260,000	₩16,110,000	₩900,000	₩25,270,000

- ✓ 연구소 EMI chamber 측정값에 대한 불신
 - 연구소 debugging → EMI 규격 탈락
 - 연구소 EMI chamber 측정 불신

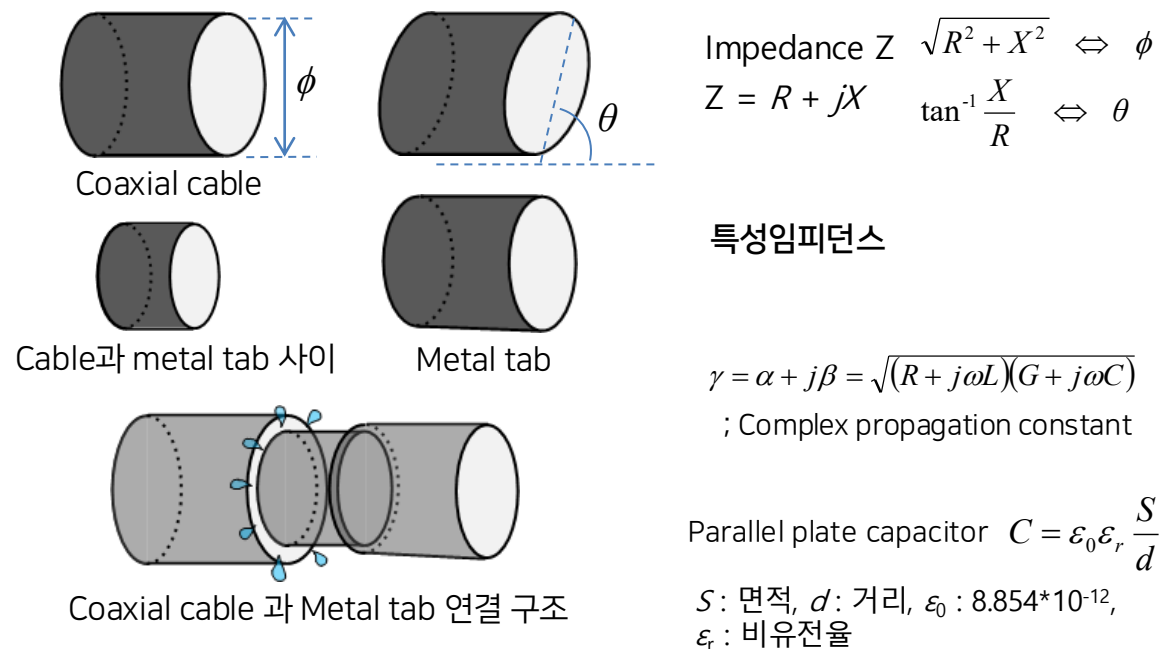
- ✓ EMI debugging 전에 연구소 chamber 검증
 - 연구소 chamber의 유효성 확인 및 충분한 debugging
 - 다른 연구원들의 여전한 chamber 불신

- ✓ 최종 비용 절감
 - 2월 한달 10m chamber 인증업체 사용료
 - 최고 사용자 대비 1/18 수준

EMI Solution: HDMI cable 접지 연결(Critical point)



Water pipe vs. electrical impedance



HDMI impedance mismatch 분석

1. Coaxial cable과 metal tab 사이에 ground가 전기적으로 멀리 있음.
2. Ground가 멀다는 것은 capacitor의 관계식에 의해 C 값이 작다는 의미
3. C 값이 작아지기 때문에 그 구간의 특성 임피던스는 커짐
4. 그림과 같은 구조의 수도관이 연결된 것과 같은 원리

✓ HDMI cable 접지 연결의 중요성

논리적 검증

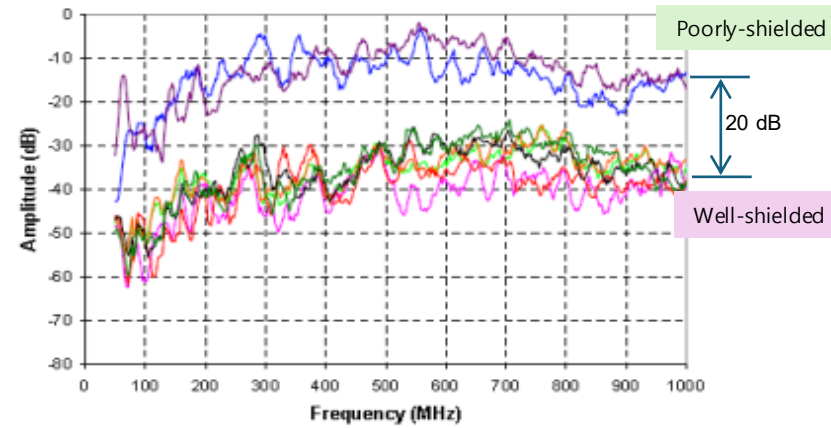


Fig 1. Emissions from HDMI cable assemblies when driven with a differential-mode signal.



Fig 2. Poorly-shielded HDMI cable with only a few strands of braided shield contacting the metal tape on the plug

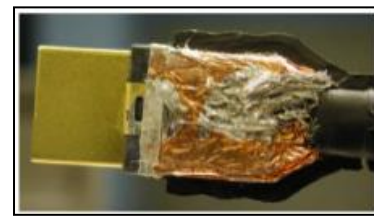
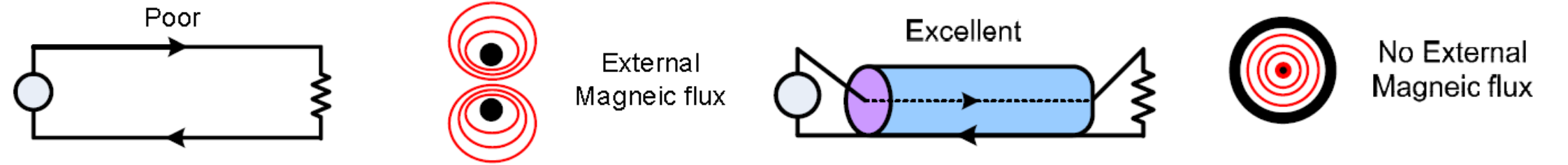


Fig 3. Well-shielded HDMI cable with braid soldered to copper tape and tape soldered to metal tab.

[HDMI Cable 차폐 수준]



Dana J. Bergey, Nathan E. Altland, "EMI Shielding of Cable Assemblies", DesignCon2008



- 두 개의 parallel wires의 경우, 외부에 External Magnetic flux가 존재
- Coaxial cable의 경우, 모든 Center conductor current가 외부의 conductor를 통해서 return 하면, External magnetic flux가 존재하지 않음
- 이러한 완벽한 Magnetic shielding은 cable의 metal에 의해서 발생하는 것이 아니라, signal output과 return current의 위치에 의해서 발생됨
- Self shielding은 return current가 outgoing current를 둘러싸고 있을 때 발생



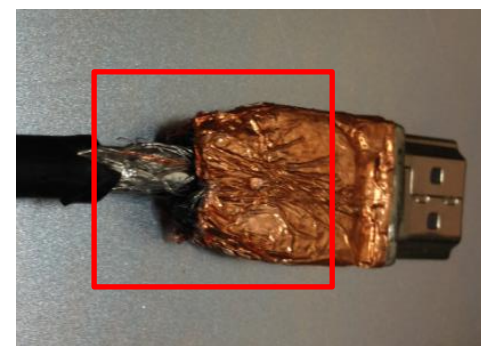
Floating GND



Wire GND (pig-tail)



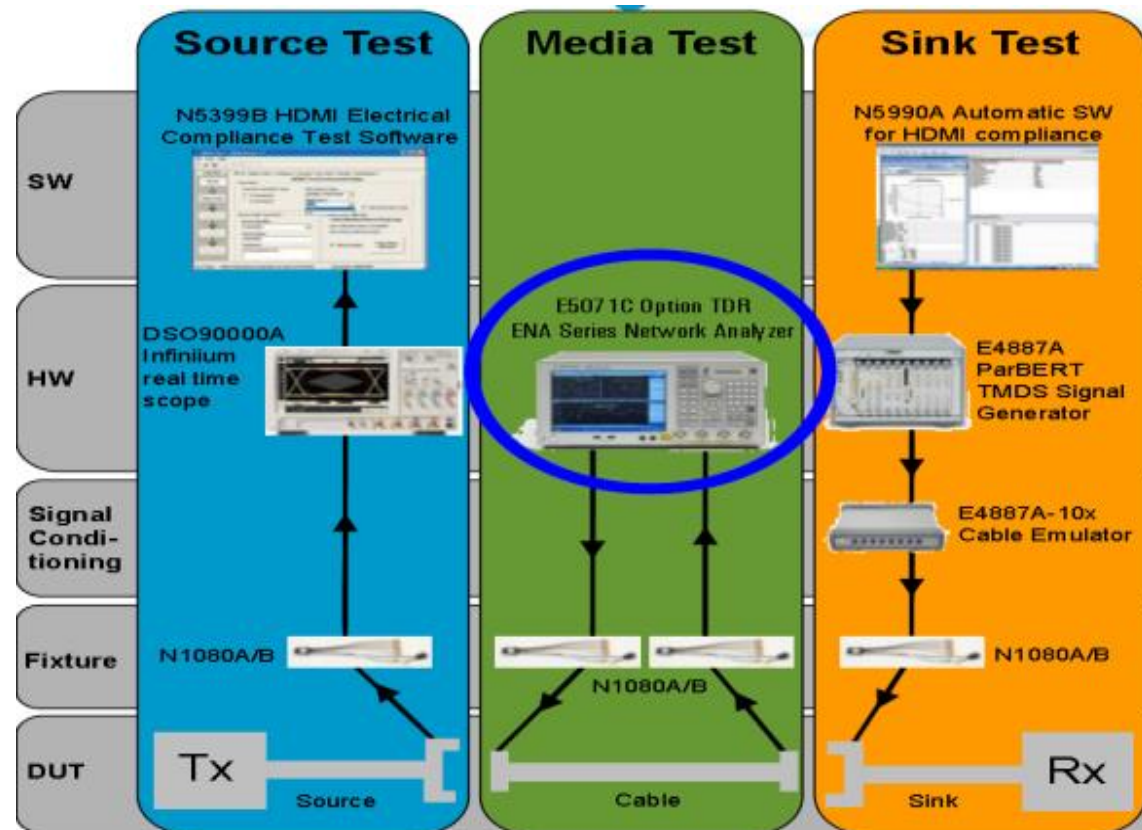
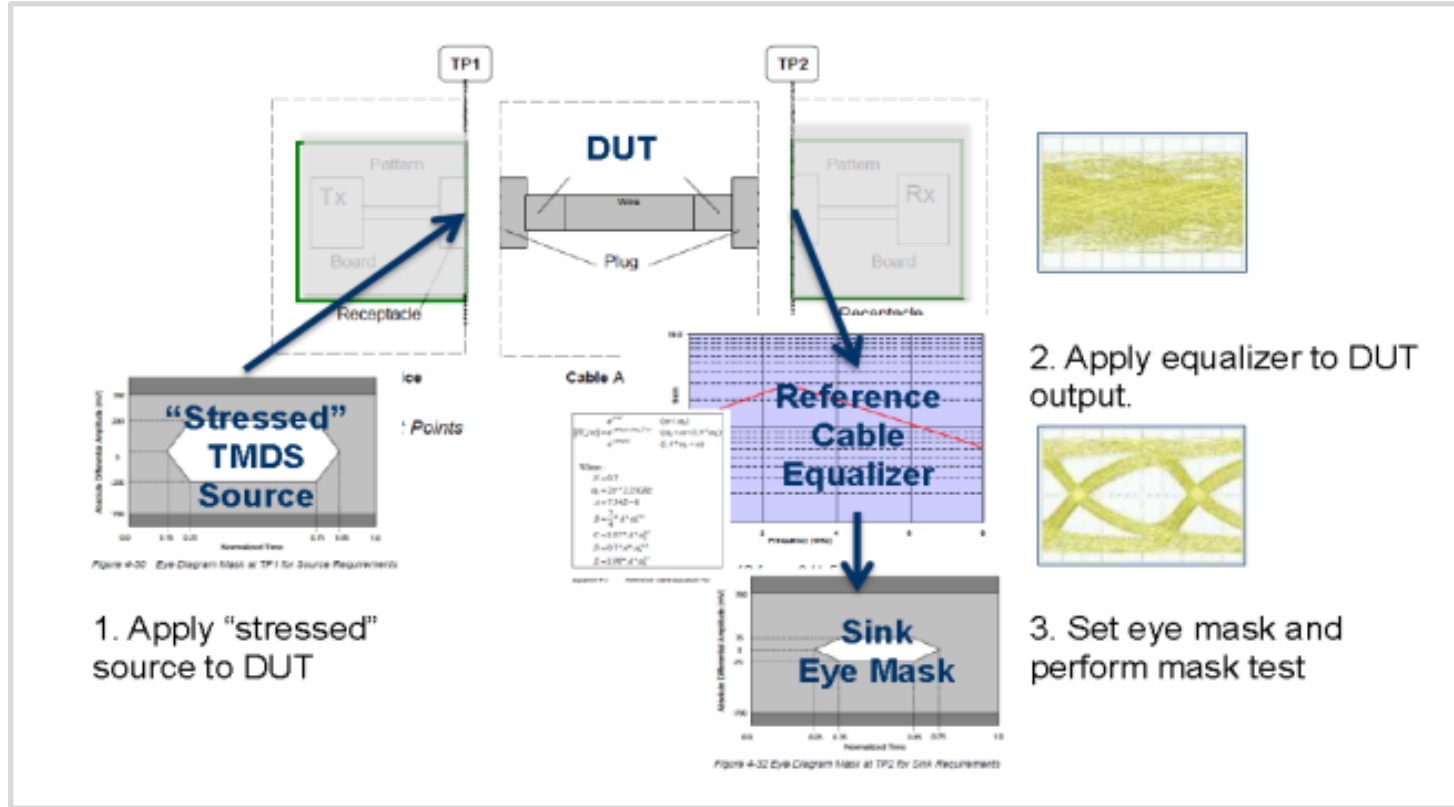
전도체로 외부 가림



Floating GND

- GND 미처리 또는 Wire GND 처리 상태임
- Shielding에 대한 오해
- 전도체로 가리는 shielding이 아닌 접지면이 연속인 것이 중요함

⊙ 디지털(baseband)의 문제



		Pre-emphasis value		비고
		6 dB	0 dB	
TP1 (Test Point 1) Source Test	CP Touch screen			<ul style="list-style-type: none"> TP1의 경우 충분한 margin을 갖고 있기 때문에 pre-emphasis가 필요 없음 Pre-emphasis 값을 준다는 것은 시간축에서 rising time의 기울기를 가파르게 하고, 주파수 측면에서는 높은 주파수 성분을 추가하는 것이다.
	Main monitor			
TP2 (Test Point 2) Sink Test	Main monitor			<ul style="list-style-type: none"> TP2에서의 측정은 TP2 eye mask를 적용해야 한다. TP2의 결과에 TP1의 eye mask를 적용하여 compliance test fail된 경우 TP의 측정 결과에 TP2 eye mask를 적용한 경우 충분한 margin을 갖는다. 추가로 eye width와 height 모두 개선되었음 - HDMI cable 개선으로 SI 확보된 경우
	EMI measurement			<ul style="list-style-type: none"> Pre-emphasis setting value에 따라 5 dB 개선



High-Speed Digital 문제는 시간 영역 문제가 아니라 “**주파수 영역 문제**”

파형(Eye)에서 보이는 문제의 원인은 항상 주파수 영역에 있습니다.



SI / PI / EMI는 분리된 문제가 아니라 **하나의 물리 현상**

Via, PDN, Coupling, Return Path까지 모두 동일한 원인 구조로 연결됩니다.



문제는 Eye에서 보이지만, 원인은 항상 “**주파수 영역**”에 있다

Return Loss, Impedance, Resonance를 이해해야 근본 원인을 찾을 수 있습니다.



디버깅 방식 **변화**가 필요합니다

Measure



Frequency 분석



Root Cause 접근



측정 장비 + Engineering Insight → **Real Solution**

정확한 측정과 해석이 빠른 문제 해결과 더 나은 설계로 이어집니다.

Think in **Frequency**. Debug by **Frequency**.

감사합니다.
THANK YOU

 WEBSITE

WWW.WAVEINSENSE.COM

 EMAIL ADDRESS

INQUIRY@WAVEINSENSE.COM

 PHONE NUMBER

070.8211.2513